

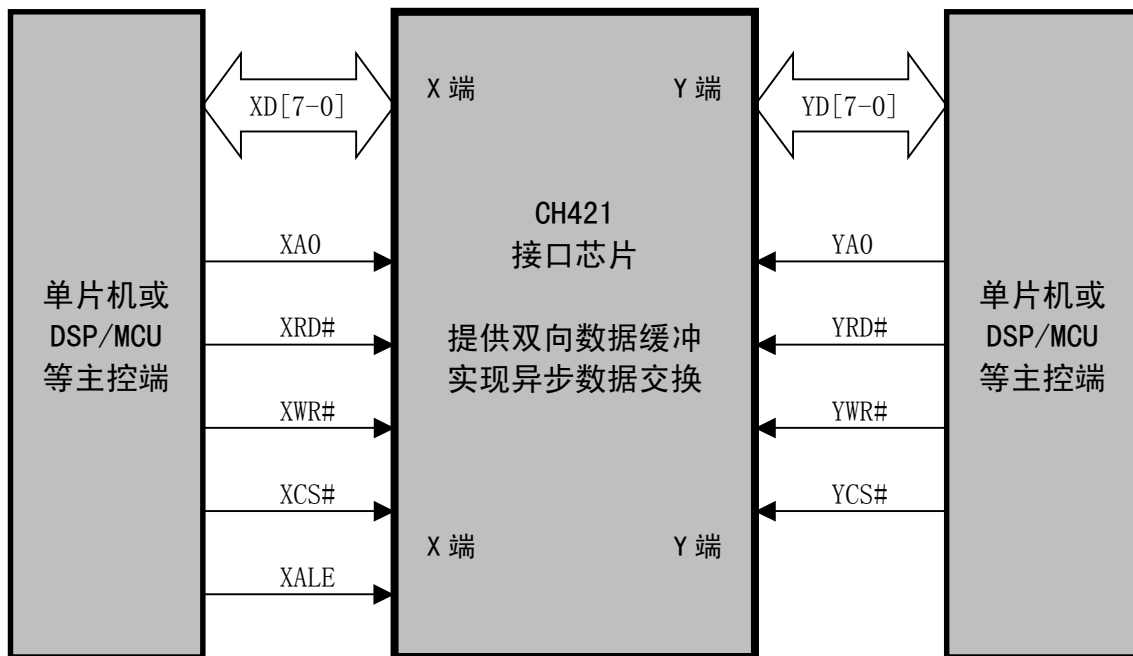
双向缓冲接口芯片 CH421 中文手册

(第一版: 1B)

南京沁恒电子有限公司
www.winchiphead.com

1、概述

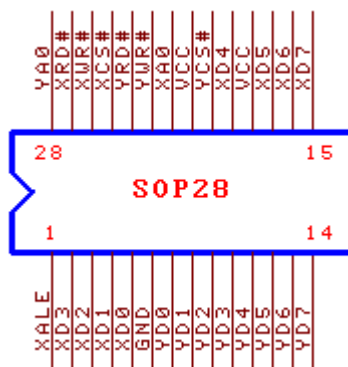
CH421 是一个提供双向数据缓冲的接口芯片。CH421 具有 X 和 Y 两个 8 位被动并行端口，通过在 X-Y 和 Y-X 两个数据传输方向上各提供 64 字节的数据缓冲区，实现 X 端与 Y 端之间的双向异步数据交换。CH421 支持两端同时操作，适用于连接单片机与单片机，单片机与 DSP/MCU，以及单片机与其它具有主动并行接口的主控端，例如计算机的打印口或者 CH365 的本地端口等。下图为其一般应用框图。



2、特点

- 通用的 8 位双向数据总线，可以直接连接到单片机或者 DSP 的系统总线上。
- 使用 SRAM 分别在 X-Y 和 Y-X 两个数据传输方向各提供 64 字节的数据缓冲区。
- 低电平有效的通用并行接口控制信号：片选控制线、读选通线、写选通线。
- X 端支持索引口寻址方式或者数据地址总线复用方式。
- Y 端支持索引口寻址方式，支持索引地址自动增量。
- 数据传输速度大于每秒 3M 字节。
- 异步数据交换，支持 X 和 Y 两端同时进行读写操作，无需同步和等待。
- 采用标准的 28 脚贴片封装：SOP28。

3、封装

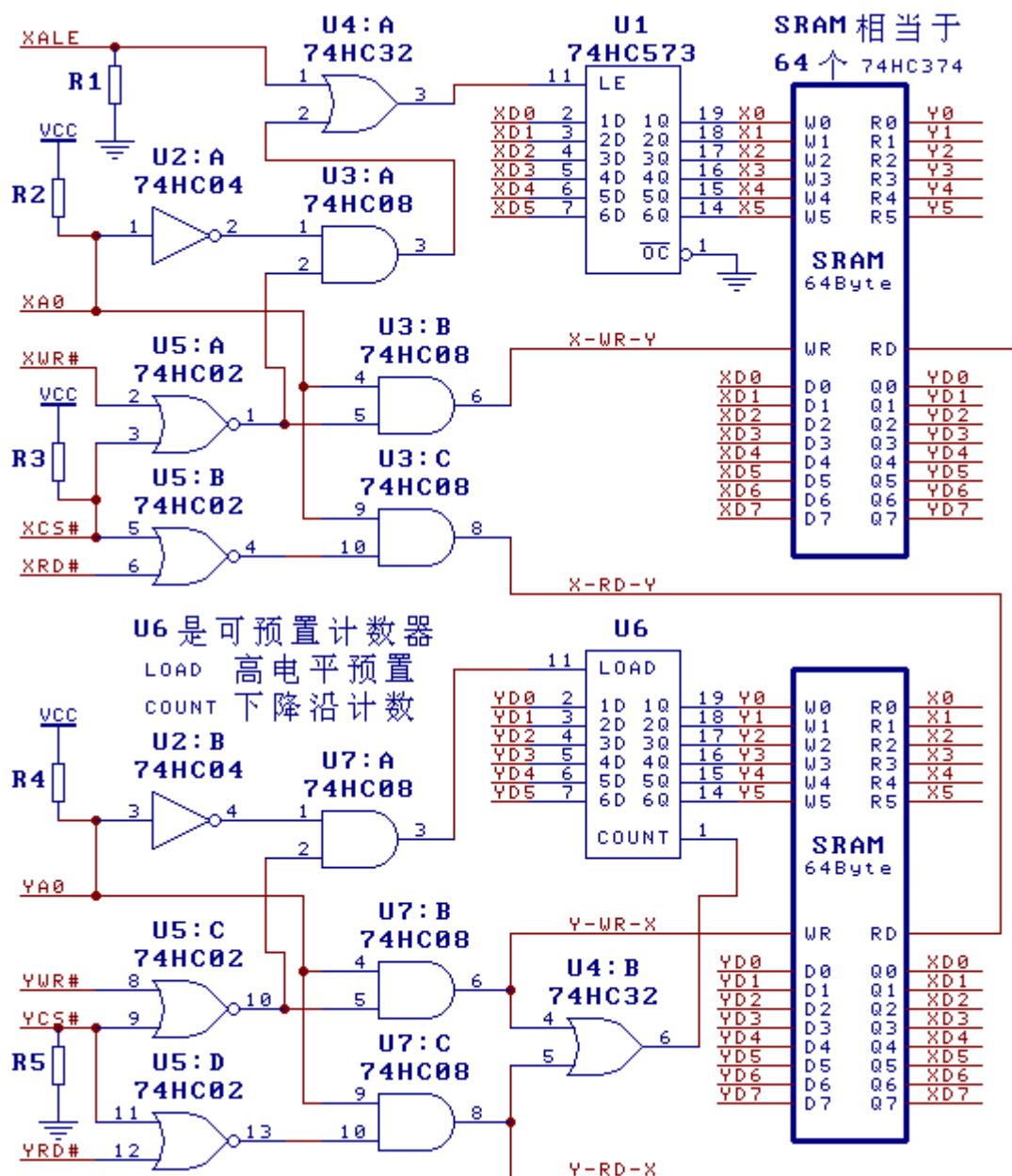


封装形式	塑体宽度		引脚间距		封装说明	订货型号
SOP-28	7.62mm	300mil	1.27mm	50mil	标准的 28 脚贴片	CH421S

4、引脚

引脚号	引脚名称	类型	引脚说明
18、21	VCC	电源	正电源，18 脚与 21 脚都必须接正电源
6	GND	电源	接地
15~17 19 2~5	XD7~XD0	双向三态	X 端 8 位双向数据信号线，带 60K Ω 上拉 在数据地址总线复用从 XD5~XD0 输入地址
22	XA0	输入	X 端地址信号线，带上拉 为 0 时指向索引口，为 1 时指向数据口
27	XRD#	输入	X 端读选通/使能信号线，低电平有效，带上拉
26	XWR#	输入	X 端写选通/使能信号线，低电平有效，带上拉
25	XCS#	输入	X 端片选控制信号线，低电平有效，带上拉
1	XALE	输入	X 端地址锁存使能信号线，高电平有效，带下拉 在下降沿时锁存数据总线 XD7~XD0 的复用地地址
14~7	YD7~YD0	双向三态	Y 端 8 位双向数据信号线，带 60K Ω 上拉
28	YA0	输入	Y 端地址信号线，带上拉 为 0 时指向索引口，为 1 时指向数据口
24	YRD#	输入	Y 端读选通/使能信号线，低电平有效，带上拉
23	YWR#	输入	Y 端写选通/使能信号线，低电平有效，带上拉
20	YCS#	输入	Y 端片选控制信号线，低电平有效，带下拉

5、原理说明



上图是 CH421 芯片的内部电路图（用于解释功能，仅供参考）。

CH421 通过内置的两组单向双口 SRAM 存储器分别在两个传输方向上提供数据缓冲，每个 SRAM 存储器的容量是 64 字节，相当于 64 个 74HC374 以及与之配套的 6 位地址译码电路。每个 SRAM 都具有两组独立的 6 位地址线，W5~W0 用于输入写操作的地址，R5~R0 用于输入读操作的地址。每个 SRAM 都具有两组独立的 8 位数据线，D7~D0 用于输入写操作的数据，Q7~Q0 用于输出读操作的数据。由于每个 SRAM 存储器都具有两组地址线和两组数据线，所以允许 CH421 的 X 端和 Y 端的读写操作同时进行。

CH421 外部只有一根地址线 XA0 或者 YA0，所以对内置的 SRAM 存储器采用索引寻址方式，索引地址范围是 00H~3FH，分别对应于 SRAM 的 64 个数据单元。索引寻址方式是指通过索引口写入 6 位索引地址后，再通过数据口对索引地址指定的 SRAM 单元进行数据读写。当 XA0 或 YA0 为低电平时，写操作指向索引口，对索引口进行读操作没有意义；当 XA0 或 YA0 为高电平时，读写操作指向数据口。

CH421 的 X 端支持两种寻址方式：索引口寻址方式和数据地址总线复用方式。CH421 的 X 端具有地址锁存使能输入引脚 XALE，用于数据地址总线复用的单片机系统，CH421 在 XALE 的下降沿将数据总线 XD7~XD0 上的复用地址锁存，作为索引地址对 SRAM 进行寻址，而不需要通过索引口输入索引地址。CH421 的 XA0 具有内部上拉电阻，XALE 具有内部下拉电阻，在索引口寻址方式下，应该连接 XA0 而悬空 XALE 或者将 XALE 接低电平；在数据地址总线复用方式下，应该连接 XALE 而悬空 XA0 或者将 XA0 接高电平。

CH421 的 Y 端支持索引地址自动增量，可以提高数据顺序读写时的效率。当 Y 端每读写完一个字节数据后，内部锁存的索引地址会自动加 1，如果准备读写下一个单元的数据则可以直接通过数据口读写，而不必再通过索引口输入下一个单元的索引地址。参考上图，U6 是 6 位宽度的可预置计数器，通过索引口写入的索引地址被预置到计数器中，当一个读写操作完毕后，计数器会自动加 1，从而直接产生下一个单元的索引地址。

CH421 的 Y 端速度相对较快，X 端速度相对较慢，并且 Y 端比 X 端的优先级高。

CH421 的作用类似于双口 SRAM，但存在以下差别：

- ① 双口 SRAM 属于存储器共享，通过两端读写同一块存储器实现双向数据交换；而 CH421 通过在两个传输方向上分别提供数据缓冲存储器实现双向数据交换。
- ② 由于存储器共享，为了减少时序冲突，双口 SRAM 通常需要避免两端同时进行读写操作；而 CH421 的两个数据缓冲存储器相互独立，所以支持两端同时读写。
- ③ 双口 SRAM 的任意一端都可以回读本端刚刚写入的数据，而 CH421 不支持回读。

从 CH421 的 X 端写入的数据只能被 Y 端读取，而从 X 端读取的数据只有可能是从 Y 端写入的，即 CH421 仅提供了两个单向的数据缓冲。

以下是从 CH421 的 X 端和 Y 端进行数据读写的例子：

- ① 在 YAO 为 0 时写入索引地址 26H，在 YAO 为 1 时写入数据 94H，则结果是将数据 94H 写入到 Y-X 方向存储器的地址为 26H 的单元；
- ② 在 XA0 为 0 时写入索引地址 26H，在 XA0 为 1 时写入数据 6EH，则结果是将数据 6EH 写入到 X-Y 方向存储器的地址为 26H 的单元；
- ③ 在 YAO 为 0 时写入索引地址 26H，在 YAO 为 1 时读取，则结果是读取 X-Y 方向存储器的地址为 26H 的单元，即 X 端刚刚写入的数据 6EH；
- ④ 如果在 XA0 为 1 时再次读取（CH421 保留了 X 端前次操作的索引地址），则结果是读取 Y-X 方向存储器的地址为 26H 的单元，即 Y 端最早写入的数据 94H；
- ⑤ 如果在 YAO 为 1 时再次读取（CH421 自动增加 Y 端前次操作的索引地址），则结果是读取 X-Y 方向存储器的地址为 27H 的单元。

CH421 在两个传输方向上分别提供了数据缓冲，一次可以传输 64 字节的数据块，适用于在两个具有主动并行接口的主控端之间提供高速的双向数据传输。例如，连接单片机与单片机，连接单片机与 DSP/MCU，以及连接单片机与计算机的打印口等，尤其是需要处理复杂协议或者进行复杂运算的电子产品，可以使用一个主控单片机负责处理全局事务，提供人机交互接口等，再使用一个辅助单片机或者 DSP 专门负责处理协议或者进行运算，并通过 CH421 模拟成一个处理特定事务的功能模块，再挂接到主控单片机的系统总线上，接受主控单片机的全局控制。

6、参数

6.1. 绝对最大值（临界或者超过绝对最大值将可能导致芯片工作不正常甚至损坏）

名称	参数说明	最小值	最大值	单位
TA	工作时的环境温度	0	70	°C
TS	储存时的环境温度	-55	125	°C
VCC	电源电压（VCC 接电源，GND 接地）	-0.5	6.5	V
VIO	输入或者输出引脚上的电压	-0.5	VCC+0.5	V

6.2. 电气参数（测试条件：TA=25°C，VCC=5V）

名称	参数说明	最小值	典型值	最大值	单位
VCC	工作时的电源电压	4.5	5	5.5	V
ICC	工作时的电源电流		3	50	mA
VIL	低电平输入电压（除 XALE）	-0.5		0.8	V
VIH	高电平输入电压（除 XALE）	2.0		5.5	V
VILALE	XALE 引脚低电平输入电压	-0.5		2.0	V
VIHALE	XALE 引脚高电平输入电压	3.0		5.5	V
VOL	低电平输出电压（4mA 吸入电流）			0.5	V
VOH	高电平输出电压（4mA 输出电流）	4.5			V
IIN	无上拉的输入端的输入电流			10	uA
IUP	带上拉的输入端的输入电流		50		uA
IDN	带下拉的输入端的输入电流		-50		uA
RP	上拉或下拉电阻的阻值（非线性）	40	60	100	KΩ

6.3. X 端时序参数（测试条件：TA=25°C，VCC=5V，参考附图）

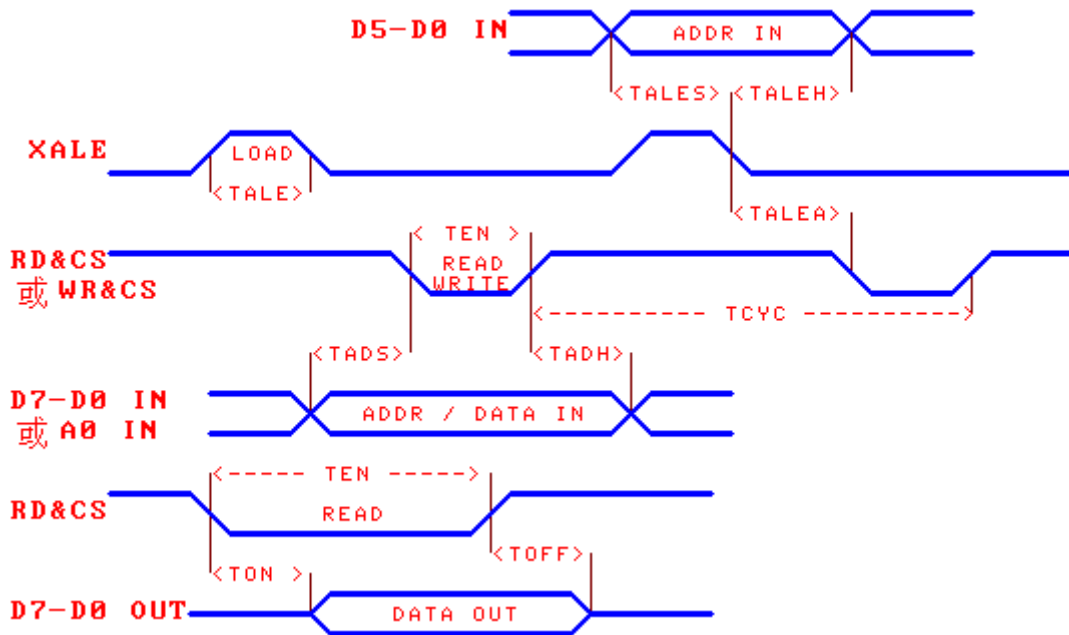
本表中的读选通是指 XRD#和 XCS#同时有效，写选通是指 XWR#和 XCS#同时有效。

名称	参数说明	最小值	典型值	最大值	单位
TEN	XRD#、XWR#、XCS# 读或写选通的低电平脉冲宽度	160			nS
TENS	读或写选通的高电平间隔宽度 TEN + TENS = TCYC	80			nS
TCYC	读操作或写操作的周期	250			nS
TADS	地址 A0 或数据 D7~D0 对读或写选通的输入建立时间	8			nS
TADH	地址 A0 或数据 D7~D0 对读或写选通的输入保持时间	5			nS
TON	地址和读选通有效到数据输出有效	0	40	140	nS
TOFF	地址和读选通无效到数据输出无效	0		20	nS
TALE	XALE 地址锁存使能脉冲的宽度	50			nS
TALES	数据 XD7~XD0 对 XALE 输入建立时间	20			nS
TALEH	数据 XD7~XD0 对 XALE 输入保持时间	5			nS
TALEA	XALE 无效到 X 端读或写选通有效	100			nS

6.4. Y 端时序参数（测试条件：TA=25°C，VCC=5V，参考附图）

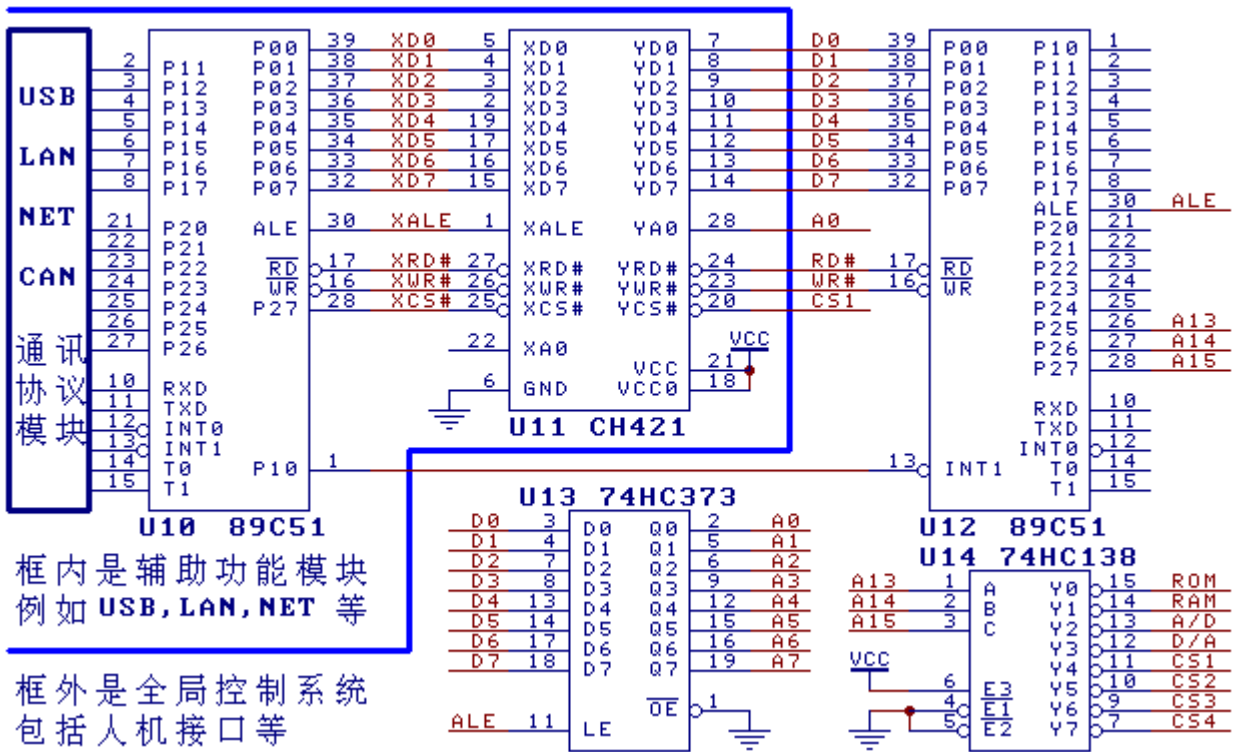
本表中的读选通是指 YRD#和 YCS#同时有效，写选通是指 YWR#和 YCS#同时有效。

名称	参数说明	最小值	典型值	最大值	单位
TEN	YRD#、YWR#、YCS# 读或写选通的低电平脉冲宽度	60			nS
TENS	读或写选通的高电平间隔宽度 $TEN + TENS = TCYC$	50			nS
TCYC	读操作或写操作的周期	150			nS
TADS	地址 A0 或数据 D7~D0 对读或写选通的输入建立时间	8			nS
TADH	地址 A0 或数据 D7~D0 对读或写选通的输入保持时间	5			nS
TON	地址和读选通有效到数据输出有效	0	30	40	nS
TOFF	地址和读选通无效到数据输出无效	0		20	nS



7、应用

7.1. 连接两个单片机（下图）



框内是辅助功能模块
例如 USB, LAN, NET 等

框外是全局控制系统
包括人机接口等

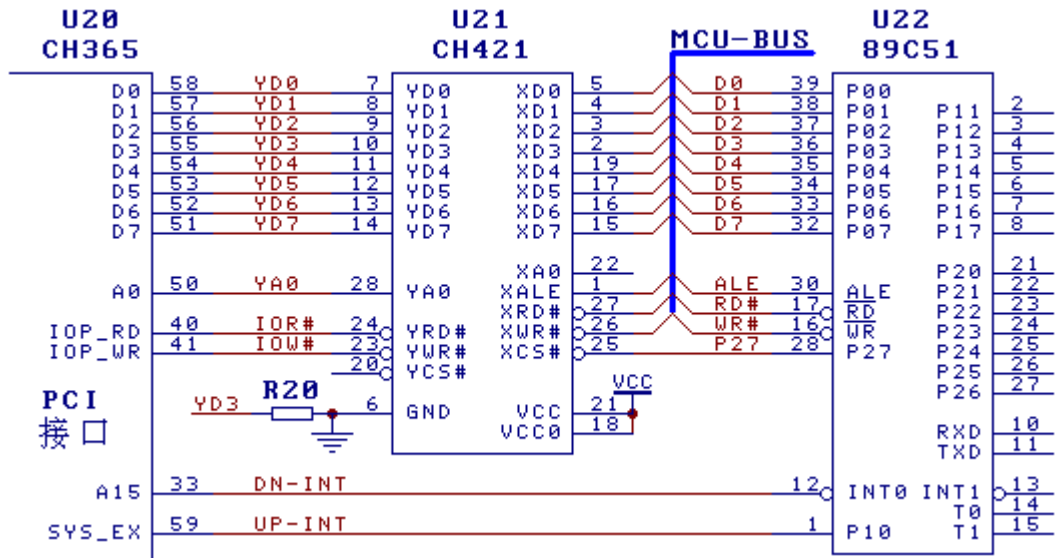
U10 是辅助单片机，专门负责处理复杂的网络通讯协议。U12 是主控单片机，负责全局事务，其系统总线上挂接了多个外围设备，地址 A7~A0 由锁存器 U13 提供，U14 负责全局地址译码，产生各外围设备的片选信号。U10 通过 U11 (CH421) 挂接到 U12 的系统总线上，成为 U12 众多外围设备中的一个功能模块。由于 U10 专门处理通讯协议，只在数据收发完成并且校验通过后才以中断方式通知 U12，所以 U12 只需要考虑在应用层收发数据，而不需要考虑各种复杂的通讯协议。

图中框内由 U10 和 U11 等组成的电路，在实际电路设计中，完全可以独立成为一个特定功能的电路模块，并且可以由第三方厂家作为标准化的功能模块提供，然后通过 16 脚或者 20 脚插座挂接到主控单片机所在的系统板上。

图中 CH421 的 X 端采用数据地址总线复用方式，所以地址输入引脚 XA0 悬空。如果辅助单片机 U10 没有 ALE 引脚，则可以悬空 CH421 的 XALE 引脚，并将 U10 的任意一根地址线（例如 P20）与 CH421 的 XA0 相连接，用以选择索引口或者数据口。

CH421 的 X 端速度较慢，所以辅助单片机 U10 如果选用标准的 MCS-51 系列，那么在采用数据地址总线复用方式时，其时钟速度不宜超过 20MHz。CH421 的 Y 端速度较快，所以主控单片机 U12 如果选用标准的 MCS-51 系列，那么其时钟速度可以达到 40MHz。

7.2. 连接 CH365 与单片机（下图）



CH365 是 PCI 总线通用接口芯片，由于 CH365 提供的本地端口也是主动并行接口，所以不方便直接与单片机相连接。图中通过 U21（CH421）在 U20（CH365）与单片机 U22 之间提供双向数据缓冲，实现两者的异步数据交换。

当计算机需要与单片机联系时，可以先向 CH421 写入数据，然后通过 CH365 的地址线 A15 输出低电平，使单片机进入中断服务程序，从 CH421 获取数据并处理。

一般的 PCI 产品，计算机是所有操作的发起方和主控方，单片机只是被动地进入中断服务程序，然后处理计算机交给的任务。由于 CH365 支持硬件中断，所以在需要时，也可以由单片机作为发起方和主控方。单片机在需要联系计算机时，将 CH365 的中断请求输入引脚 SYS_EX（INT_REQ）引脚置为低电平，则计算机进入中断服务程序，在程序控制下通过 CH365 从 CH421 获得单片机提交的数据并处理。

由于 CH421 的 YCS# 引脚具有下拉电阻，所以悬空 YCS# 相当于直接片选接地。为了启用 CH365 的中断功能，图中使用 R20 作为 CH365 数据线 D3 的下拉电阻。不用 CH365 的中断功能时，可以去掉电阻 R20 以及 CH365 的 SYS_EX 与单片机的 P10 之间的连接线。