

内置断路开关的过压保护控制器

概述

MAX4880过压保护控制器具有内部限流开关，可配置成低成本电池充电器。如果输入电压大于过压断路电平 (5.7V)，或低于欠压锁定电平 (4.2V) 时，MAX4880会断开外部n沟道MOSFET，并将欠压/过压指示 ($\overline{\text{FLAGV}}$) 置为低电平，以便通知处理器。

MAX4880内部限流开关将电池充电电流限制在525mA。开关在电池电压达到其充满状态 (4.2V) 时断开，并触发 ($\overline{\text{BAT_OK}}$) 指示，通知处理器。MAX4880包含开关控制输入(CB)，可在任意电池电压下断开内部限流开关。

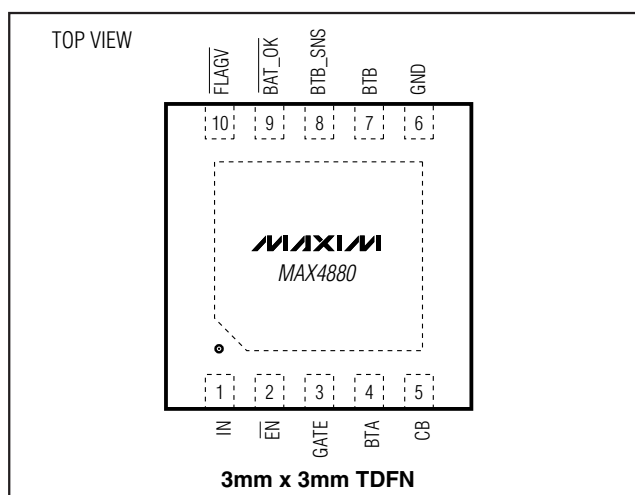
MAX4880还具有内部启动延迟功能，使接通MOSFET前适配器电压达到稳定。其他功能包括：具有15kV ESD保护的输入通道，可通过关断功能 ($\overline{\text{EN}}$) 关闭外部n沟道MOSFET。

MAX4880采用节省空间的10引脚TDFN封装，工作在-40°C至+85°C扩展工业级温度范围。

应用

蜂窝电话
数码相机
PDA和掌上电脑
MP3 播放器

引脚配置



特性

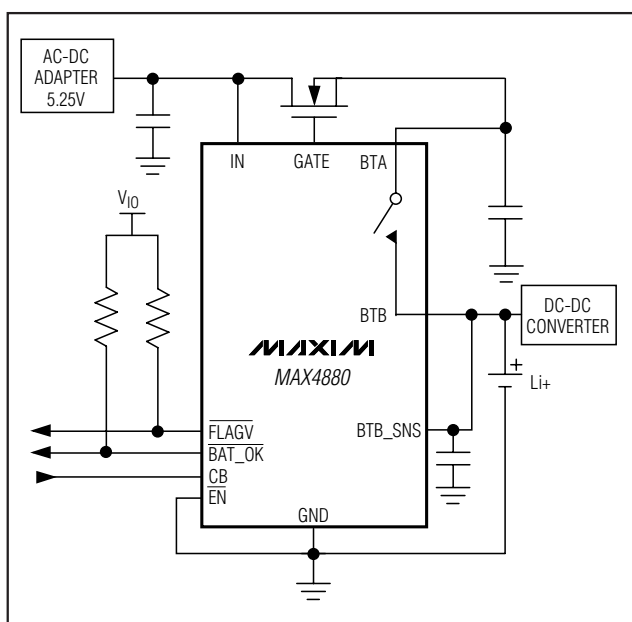
- ◆ 高达28V的过压保护
- ◆ 预设5.6V过压断路电平
- ◆ 内置525mA限流开关
- ◆ 电池断开 (4.2V) 检测精度为 $\pm 1.2\%$
- ◆ 驱动低成本n沟道MOSFET
- ◆ 内置50ms启动延迟
- ◆ 过压/欠压故障 $\overline{\text{FLAGV}}$ 指示
- ◆ 电池电压断路 $\overline{\text{BAT_OK}}$ 指示
- ◆ 欠压锁定
- ◆ 热关断保护
- ◆ 微型10引脚TDFN封装

订购信息

PART	TEMP RANGE	PIN-PACKAGE	TOP MARK
MAX4880ETB	-40°C to +85°C	10 TDFN-EP*	APJ

*EP = 裸露焊盘。

典型应用电路



内置断路开关的过压保护控制器

MAX4880

ABSOLUTE MAXIMUM RATINGS

(All voltages referenced to GND.)

IN-0.3V to +30V
 GATE-0.3V to +12V
 EN, CB, FLAGV, BAT_OK, BTA, BTB, BTB_SNS-0.3V to +6V
 Continuous Power Dissipation (T_A = +70°C)
 10-Pin TDFN (derate 18.5mW/°C above +70°C) ...1481.5mW

Operating Temperature Range-40°C to +85°C
 Junction Temperature +150°C
 Storage Temperature Range-65°C to +150°C
 Lead Temperature (soldering, 10s)+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{IN} = 5V, T_A = -40°C to +85°C, unless otherwise noted. Typical values are at T_A = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
INPUT VOLTAGE (IN)						
Input Voltage Range	V _{IN}		1.2		28.0	V
Overshoot Trip Level	OVLO	V _{IN} rising	5.5	5.6	5.7	V
Overshoot-Trip-Level Hysteresis				50		mV
Undervoltage-Lockout Threshold	UVLO	V _{IN} falling	4.2	4.35	4.5	V
Undervoltage-Lockout Hysteresis				50		mV
Supply Current	I _{IN} + I _{BTA}	No load, V _{IN} = 5.4V, V _{EN} = 0 or 5.5V, V _{CB} = 0 or V _{IN}		240	380	μA
INTERNAL SWITCH						
BTA Input Range	V _{BTA}		2.8		5.7	V
BTA Undervoltage Lockout	BTAUVLO	Falling edge	2.4		2.7	V
BTA-Undervoltage-Lockout Hysteresis				50		mV
BTB-Switch-Disconnect Trip Level	BTBTRIP		4.10		4.20	V
BTB-Switch-Disconnect Hysteresis				200		mV
Switch-Forward Current Limit	I _{FWD}		450	525	600	mA
Switch-Reverse Current Limit	I _{REV}	T _A = +25°C			600	mA
					650	
Voltage Drop (V _{BTA} - V _{BTB})		I _L = 400mA			110	mV
BTB Off Current	I _{BTB-OFF}	V _{EN} = 0 (V _{CB} = 0, or V _{IN} < V _{UVLO} and V _{BTA} = 0)			1	μA
GATE						
GATE Voltage	V _{GATE}	I _{GATE} sourcing 1μA, V _{IN} = 5V	9		10	V
GATE Pulldown Current	I _{PD}	V _{IN} > V _{OVLO} , V _{GATE} = 5V		60		mA
TIMING						
GATE Startup Delay	t _{START}	V _{IN} > V _{UVLO} , V _{GATE} > 0.3V (Figure 1)	20	50	80	ms
FLAGV Delay Time	t _{DELAY}	V _{GATE} = 0.3V, V _{FLAGV} = 2.4V (Figure 1)	20	50	80	ms
GATE Turn-On Time	t _{GON}	V _{GATE} = 0.3V to 8V, C _{GATE} = 1500pF (Figure 1)		7		ms
GATE Turn-Off Time	t _{GOFF}	V _{IN} increasing from 5V to 8V at 3V/μs, V _{GATE} = 0.3V, C _{GATE} = 1500pF (Figure 2)		6	20	μs

内置断路开关的过压保护控制器

MAX4880

ELECTRICAL CHARACTERISTICS (continued)

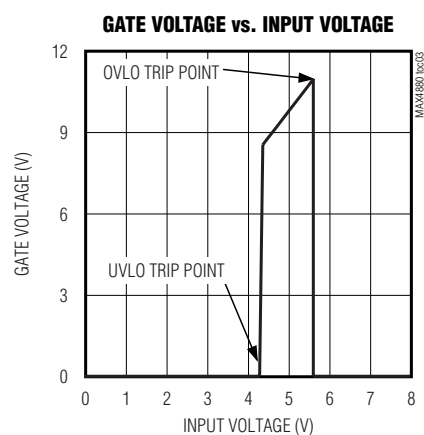
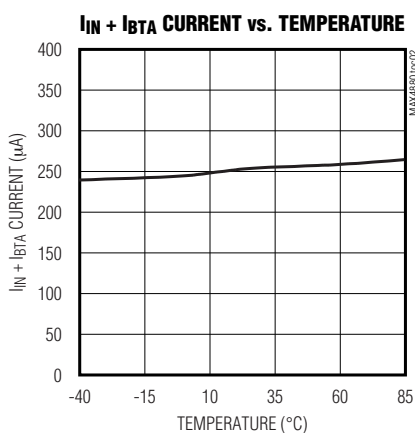
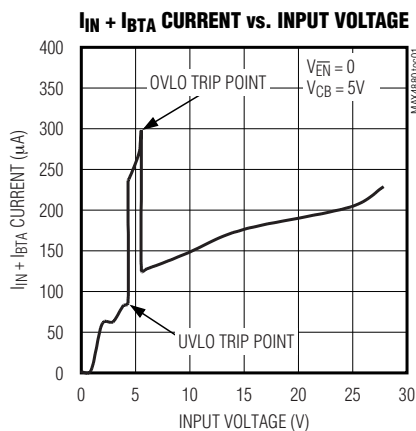
($V_{IN} = 5V$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
FLAGV Assertion Delay	t_{FLAGV}	V_{IN} increasing from 5V to 8V at 3V/ μ s, $V_{FLAGV} = 0.4V$ (Figure 2)		5.8		μ s
Initial Overvoltage Fault Delay	t_{OVP}	V_{IN} increasing from 0 to 8V, $I_{GATE} = 80\%$ of I_{PD} (Figure 3)		100		ns
Disable Time	t_{DIS}	$V_{EN} = 2.4V$, $V_{GATE} = 0.3V$ (Figure 4)		580		ns
EN, CB INPUTS						
Input-High Voltage	V_{IH}		1.4			V
Input-Low Voltage	V_{IL}				0.5	V
Input Leakage					1	μ A
FLAGV, BAT_OK OUTPUTS						
Output Voltage Low	V_{OL}	$I_{SINK} = 1mA$, FLAGV, BAT_OK assert			0.4	V
Leakage Current		$V_{BAT_OK} = V_{FLAGV} = 5.5V$			1	μ A
THERMAL PROTECTION						
Thermal Shutdown				+150		$^{\circ}C$
Thermal Hysteresis				40		$^{\circ}C$

Note 1: All devices are 100% tested at $T_A = +25^{\circ}C$. Electrical limits over the full temperature range are guaranteed by design.

典型工作特性

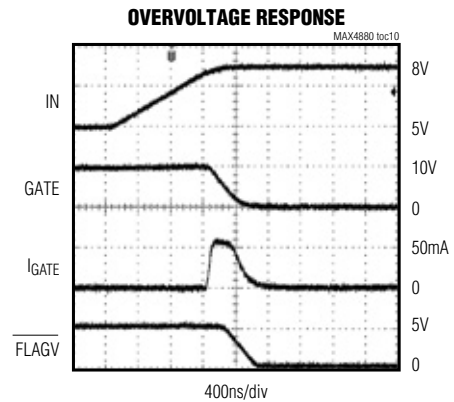
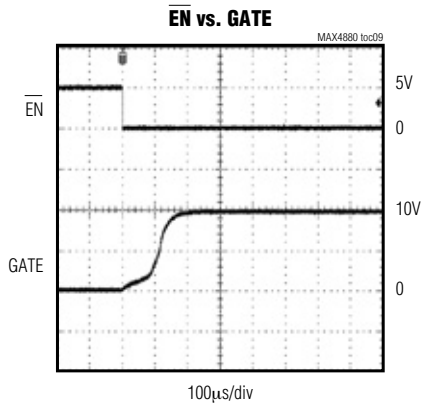
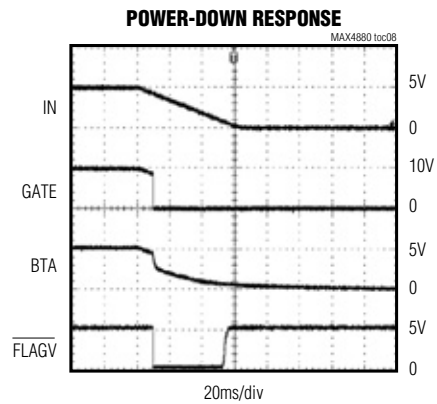
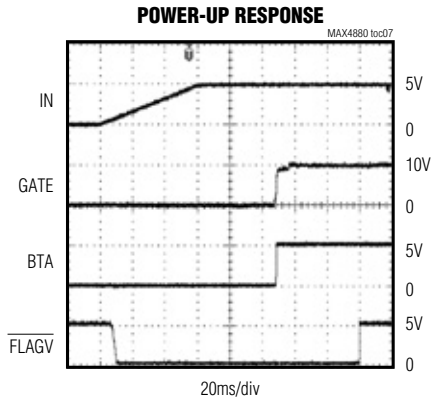
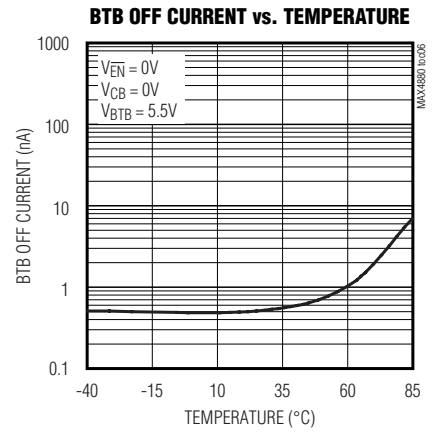
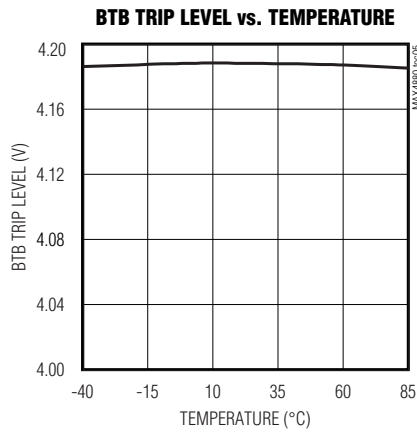
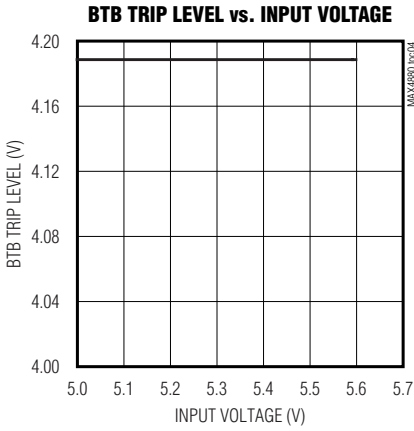
($V_{IN} = 5V$, $T_A = +25^{\circ}C$, otherwise noted.)



内置断路开关的过压保护控制器

典型工作特性 (续)

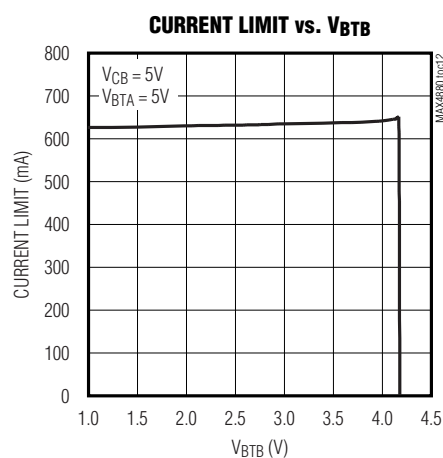
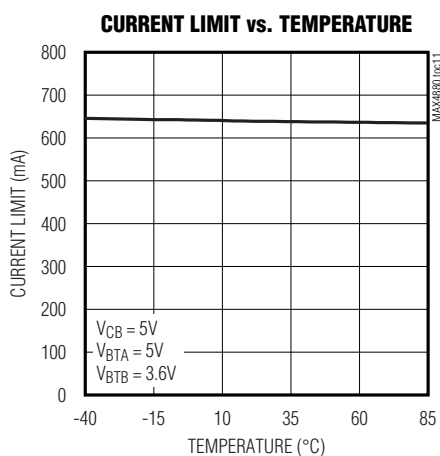
($V_{IN} = 5V$, $T_A = +25^\circ C$, otherwise noted.)



内置断路开关的过压保护控制器

典型工作特性 (续)

($V_{IN} = 5V$, $T_A = +25^{\circ}C$, otherwise noted.)



引脚说明

引脚	名称	功能
1	IN	电压输入。IN为过压保护(OVP)电荷泵电源输入。用 $1\mu F$ 或更大电容将IN旁路至GND,以实现15kV ESD保护。
2	\overline{EN}	低电平有效使能输入。驱动 \overline{EN} 至高电平,可断开外部MOSFET;驱动 \overline{EN} 至低电平,可使能过压保护电路并接通外部MOSFET。
3	GATE	栅极驱动输出。GATE是内部过压保护(OVP)电荷泵的输出。当 $V_{UVLO} < V_{IN} < V_{OVLO}$ 时,GATE驱动至高电平,将开启外部n沟道MOSFET;当 $V_{IN(MIN)} < V_{IN} < V_{UVLO}$ 或 $V_{IN} > V_{OVLO}$ 时,GATE驱动至低电平,以断开外部n沟道MOSFET。
4	BTA	内部限流开关输入,将BTA连接至外部n沟道MOSFET的源极。BTA是整个器件(除OVP电荷泵外)的电源输入。用 $0.1\mu F$ 电容将BTA旁路至GND,且该电容要尽可能靠近器件安装。
5	CB	内部限流开关控制输入。驱动CB至高电平,将由内部逻辑控制开关。内部开关的通断取决于电池电压。当电池电压达到BTB门限(4.2V)时,开关断开;电池电压下降200mV时,开关将再次导通。驱动CB至低电平将断开开关,与电池电压无关。
6	GND	地
7	BTB	内部限流开关输出。当BTB电压超出门限(4.2V)时,开关断开;BTB电压下降200mV低于门限时,开关将再次导通。
8	BTB_SNS	电池电压检测输入,为确保正常工作,BTB_SNS必须连接到BTB。用 $0.1\mu F$ 电容将BTB_SNS旁路至GND,且该电容要尽可能靠近器件安装。
9	$\overline{BAT_OK}$	低电平有效,漏极开路输出,电池电压限制标志输出。当BTB电压超出BTB门限(4.2V)时, $\overline{BAT_OK}$ 置为低电平。 \overline{EN} 为高电平时,禁止 $\overline{BAT_OK}$ 。

内置断路开关的过压保护控制器

引脚说明 (续)

引脚	名称	功能
10	$\overline{\text{FLAGV}}$	低电平有效、漏极开路故障标志输出。如果IN引脚上出现欠压/过压故障， $\overline{\text{FLAGV}}$ 置低电平。 $\overline{\text{EN}}$ 为高电平时，禁止 $\overline{\text{FLAGV}}$ 。器件开启时， $\overline{\text{FLAGV}}$ 在 $V_{\text{GATE}} > 0.3\text{V}$ 后具有50ms延时，在初始化完成之前保持高电平。
—	EP	裸露焊盘。EP由内部连接到GND。不要将EP作为唯一的电气接地点。

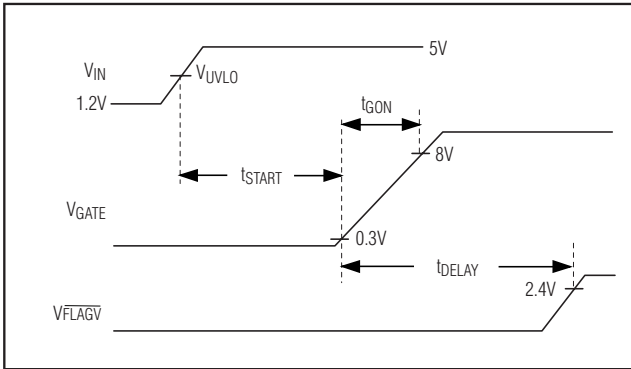


图1. 启动时序

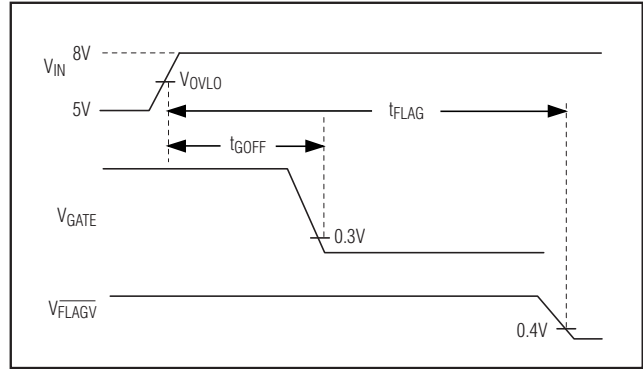


图2. 过压故障时序

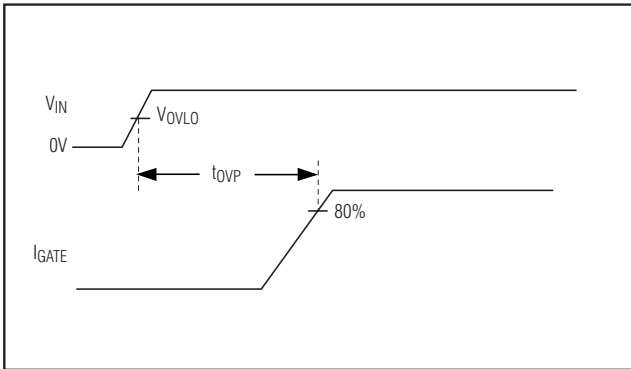


图3. 上电过压时序

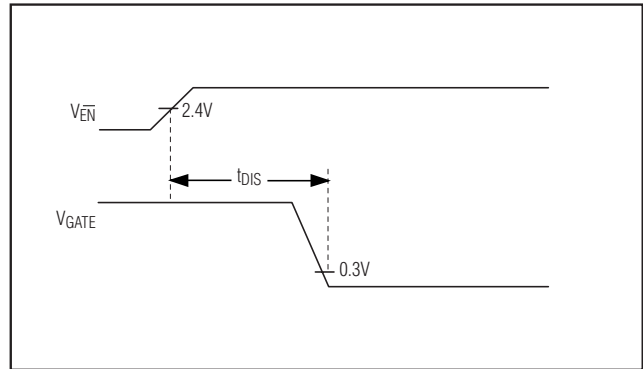


图4. 禁止时序

内置断路开关的过压保护控制器

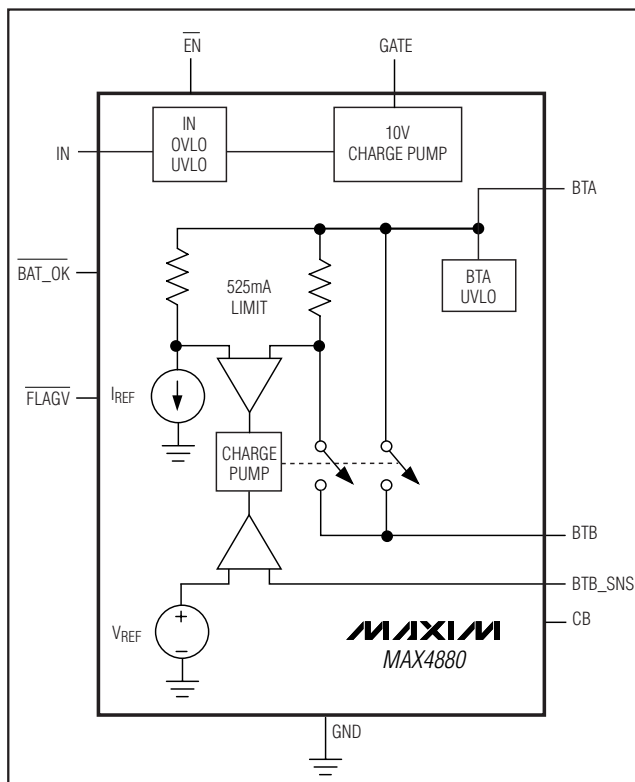


图5. 功能图

详细说明

MAX4880为低压系统提供高达28V的过压保护。如果IN输入电压超出过压断路电平 (OVLO)，MAX4880将断开外部低成本、n沟道MOSFET，避免元件损坏，同时发出过压故障指示。

插入正确的适配器时，n沟道MOSFET导通，MOSFET输出连接到内部限流开关，为电池提供充电电流通路。当电池达到门限电压 (4.2V) 时，内部开关断开， $\overline{\text{BAT_OK}}$ 置为低电平，指示电池已经充满。当电池电压跌落超过200mV时，开关将重新导通。

IN过压锁定 (OVLO)

MAX4880具有5.6V的固定过压锁定 (OVLO) 电平。当 V_{IN} 高于 V_{OVLO} 时，GATE拉至低电平，并断开外部n沟道MOSFET。过压故障 $\overline{\text{FLAGV}}$ 指示被置为低电平，通知处理器发生故障。

IN欠压锁定 (UVLO)

MAX4880具有4.35V的固定欠压锁定电平 (UVLO)。当 V_{IN} 低于 V_{UVLO} 时 ($1.2\text{V} \leq V_{\text{IN}} \leq 4.35\text{V}$)，GATE拉至低电平，以便断开外部n沟道MOSFET；此外，内部开关 (BTA-BTB) 驱动器也将断开，因此开关开路。这样，可以在没有适配器电压时，确保从电池吸收的反向电流小于 $1\mu\text{A}$ 。

故障标志输出 ($\overline{\text{FLAGV}}$)

$\overline{\text{FLAGV}}$ 输出用于通知主机系统输入电压是否出现故障。不管是欠压故障还是过压故障， $\overline{\text{FLAGV}}$ 均置为低电平。解除高电平输出之前， $\overline{\text{FLAGV}}$ 在GATE接通后还会保持50ms的低电平。

$\overline{\text{FLAGV}}$ 为漏极开路、低电平有效输出。 $\overline{\text{FLAGV}}$ 通过一只上拉电阻连接到主机系统的逻辑I/O电源，或任意一个高达6V的电源。将 $\overline{\text{EN}}$ 置为高电平，可以禁止 $\overline{\text{FLAGV}}$ 。

电池限压标志输出 ($\overline{\text{BAT_OK}}$)

MAX4880包含一个电池限压标志输出 ($\overline{\text{BAT_OK}}$)。 $\overline{\text{BAT_OK}}$ 置为低电平时，表示BTB电压超出BTB门限 (4.2V)。当BTB电压跌落200mV (BTB电压滞回) 以上时， $\overline{\text{BAT_OK}}$ 恢复到高电平。

$\overline{\text{BAT_OK}}$ 为漏极开路、低电平有效输出。从 $\overline{\text{BAT_OK}}$ 连接一只上拉电阻至主系统的逻辑I/O电压或任何高达6V的电源。 $\overline{\text{EN}}$ 为高电平时， $\overline{\text{BAT_OK}}$ 被禁止。

$\overline{\text{EN}}$ 输入

MAX4880具有低电平有效使能输入 ($\overline{\text{EN}}$)。正常工作时将 $\overline{\text{EN}}$ 置为低电平或接地。 $\overline{\text{EN}}$ 置为高电平时，将强制外部n沟道MOSFET断开，并禁止 $\overline{\text{FLAGV}}$ 和 $\overline{\text{BAT_OK}}$ 。

内部限流 (BTA至BTB)

内部开关 BTA 至 BTB 的限流预置在525mA (典型值)。如果从BTA至BTB的负载电流达到这个电流限制，开关工作在连续模式，负载电流将被限制在预设值。

在BTB电压高于4.2V，或控制位CB置低打开开关之前，开关将始终保持在限流状态。

内部开关控制输入 (CB)

CB输入控制内部开关，当CB为高电平时，内部开关的通/断状态取决于电池电压。当电池电压达到BTB门限时断开开关；一旦电池电压下降到BTB电压减去BTB滞回电压，开关将再次导通。驱动CB至低电平将断开内部开关，

内置断路开关的过压保护控制器

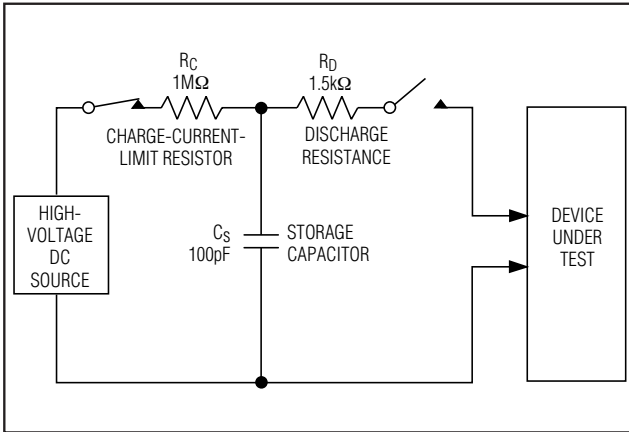


图6. 人体ESD测试模型

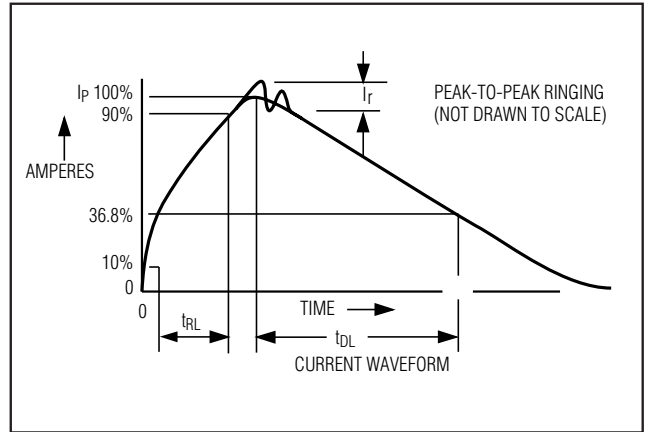


图7. 人体模式电流波形

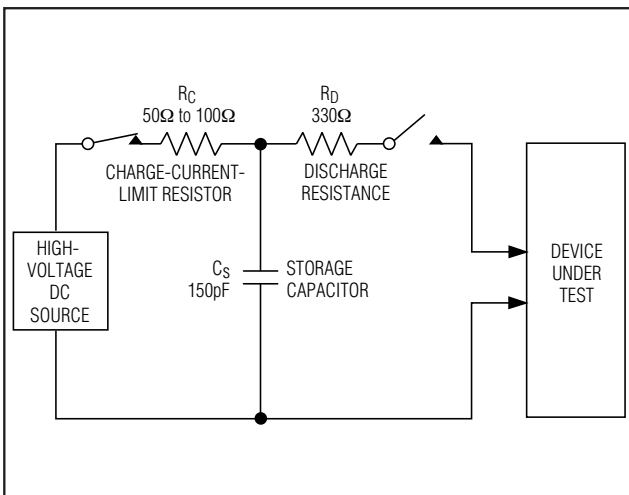


图8. IEC 61000-4-2 ESD测试模型

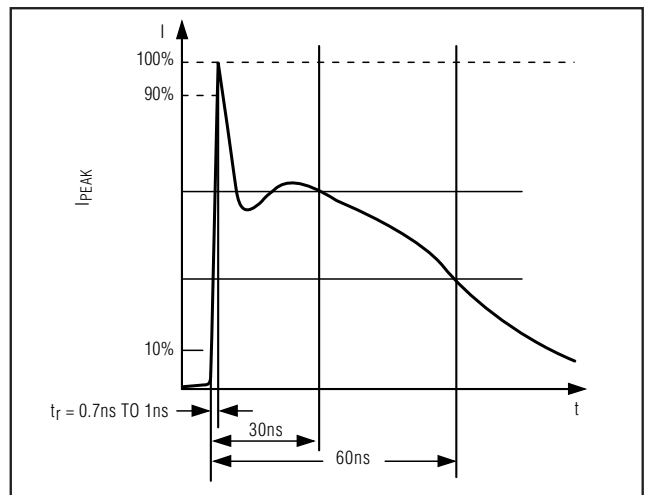


图9. IEC 61000-4-2 ESD发生器电流

与电池电压无关。该引脚可以为电池提供额外的浮充控制，控制CB引脚周期性变化时，内部电池开关将随之周期性地接通或断开。从而使电池平均充电电流低于快充电流。

GATE驱动器

内置电荷泵可以将GATE电压驱动至 V_{IN} 的2倍左右，允许使用低成本n沟道MOSFET（图5）。GATE电压在 V_{IN} 超过OVLO门限电平5.6V（典型值）之前保持在大约 $2 \times V_{IN}$ 。GATE输出电压是输入电压的函数，参见典型工作特性。

应用信息

MOSFET选择

MAX4880设计配合n沟道MOSFET使用，MOSFET在4.5V V_{GS} 下具有良好的工作特性和较低的 $R_{DS(ON)}$ 。如果输入电压接近欠压锁定门限UVLO的最小值4.2V（MAX4880），则需选用能够工作在更低 V_{GS} 电压的MOSFET。另外，MOSFET的 V_{DS} 需达到30V，以便承受MAX4880的28V V_{IN} 电压范围。表1列出了配合MAX4880使用的MOSFET。

IN旁路设计

用一只1 μ F的陶瓷电容将IN旁路至GND，以达到15kV ESD输入保护。当电源由于引线过长具有较大电感时，应

内置断路开关的过压保护控制器

MAX4880

表 1. 推荐MOSFET

PART	CONFIGURATION/ PACKAGE	V _{DS} MAX (V)	R _{ON} AT 4.5V (mΩ)	MANUFACTURER
Si1426DH	Single/SC70-6	30	115	Vishay Siliconix www.vishay.com 402-563-6866
FDG315N	Single/SC70-6	30	160	Fairchild Semiconductor www.fairchildsemi.com 207-775-8100

避免由于LC谐振引起的过冲，必要时还需提供一定的保护措施，使IN电压的最大绝对值不超过30V。

MAX4880提供高达28V的过压保护，但不包括负电压。如须考虑负压保护，可以在IN和GND之间连接一只肖特基二极管，用来箝位负的输入电压。

裸露焊盘

MAX4880在底层封装上提供了一个裸露焊盘。该焊盘由内部连接到GND。为获得良好的热传导性能和更高的功率耗散性能，将裸露焊盘焊接到地层。不要将与地相连的焊盘用作唯一的电气接地点或接地返回端。用GND (引脚6) 做为唯一的电气接地点。

ESD测试条件

ESD性能与很多条件有关。当用一只1μF低ESR陶瓷电容将IN旁路至地时，MAX4880在IN上具有15kV (典型)的ESD保护。有关测试配置、方法和结果的可靠性报告，请与Maxim联系。

人体模型

图6所示为人体模型，图7给出了该人体模型对低阻放电时产生的电流波形。该模型包含一只100pF电容，用于充电到ESD电压，然后通过一个1.5kΩ电阻向器件放电。

IEC 61000-4-2

从1996年1月开始，所有在欧洲市场制造或/销售的设备都必须严格满足IEC 61000-4-2标准。IEC 61000-4-2标准包括最终设备的ESD测试和性能测试。该标准不是专为集成电路制定的。采用MAX4880设计的设备在没有加装ESD保护元器件的情况下，能够帮助用户使设备满足IEC 61000-4-2的3级要求。

使用人体测试模型和IEC 61000-4-2模型的主要区别是IEC 61000-4-2的峰值电流更高。因为IEC 61000-4-2测试模型(图8)中串联电阻阻值较低，这种模型下可承受的ESD电压远远小于人体模型下可承受的电压。图9给出了±8kV、IEC 61000-4-2 4级标准、ESD接触放电的测试电流波形。气隙放电测试用充电探针靠近器件放电。接触放电方法要求探针充电前与所测器件连接。

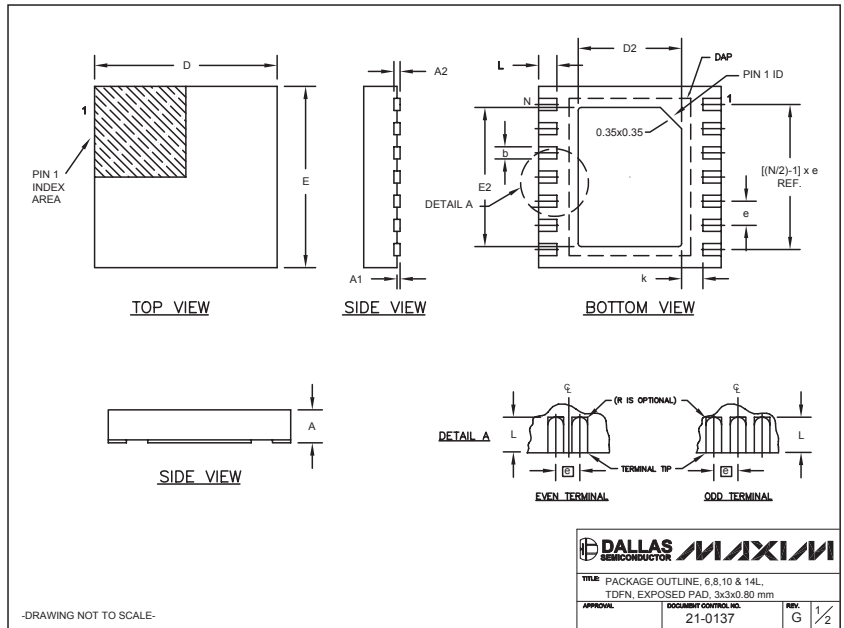
芯片信息

TRANSISTOR COUNT: 2391
PROCESS: BiCMOS

内置断路开关的过压保护控制器

封装信息

(本数据资料提供的封装图可能不是最近的规格, 如需最近的封装外型信息, 请查询 www.maxim-ic.com.cn/packages.)



COMMON DIMENSIONS								
SYMBOL	MIN.	MAX.						
A	0.70	0.80						
D	2.90	3.10						
E	2.90	3.10						
A1	0.00	0.05						
L	0.20	0.40						
k	0.25 MIN.							
A2	0.20 REF.							

PACKAGE VARIATIONS								
PKG. CODE	N	D2	E2	e	JEDEC SPEC	b	[(N/2)-1] x e	DOWNBONDS ALLOWED
T633-1	6	1.50±0.10	2.30±0.10	0.95 BSC	MO229 / WEEA	0.40±0.05	1.90 REF	NO
T633-2	6	1.50±0.10	2.30±0.10	0.95 BSC	MO229 / WEEA	0.40±0.05	1.90 REF	NO
T833-1	8	1.50±0.10	2.30±0.10	0.65 BSC	MO229 / WEEC	0.30±0.05	1.95 REF	NO
T833-2	8	1.50±0.10	2.30±0.10	0.65 BSC	MO229 / WEEC	0.30±0.05	1.95 REF	NO
T833-3	8	1.50±0.10	2.30±0.10	0.65 BSC	MO229 / WEEC	0.30±0.05	1.95 REF	YES
T1033-1	10	1.50±0.10	2.30±0.10	0.50 BSC	MO229 / WEED-3	0.25±0.05	2.00 REF	NO
T1433-1	14	1.70±0.10	2.30±0.10	0.40 BSC	----	0.20±0.05	2.40 REF	YES
T1433-2	14	1.70±0.10	2.30±0.10	0.40 BSC	----	0.20±0.05	2.40 REF	NO

NOTES:
 1. ALL DIMENSIONS ARE IN mm. ANGLES IN DEGREES.
 2. COPLANARITY SHALL NOT EXCEED 0.08 mm.
 3. WARPAGE SHALL NOT EXCEED 0.10 mm.
 4. PACKAGE LENGTH/PACKAGE WIDTH ARE CONSIDERED AS SPECIAL CHARACTERISTIC(S).
 5. DRAWING CONFORMS TO JEDEC MO229, EXCEPT DIMENSIONS "D2" AND "E2", AND T1433-1 & T1433-2.
 6. "N" IS THE TOTAL NUMBER OF LEADS.
 7. NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.

DALLAS SEMICONDUCTOR **MAXIM**

TITLE: PACKAGE OUTLINE, 6,8,10 & 14L
TDFN, EXPOSED PAD, 3x3x0.80 mm

APPROVAL: DOCUMENT CONTROL NO: 21-0137 REV: G 2/2

-DRAWING NOT TO SCALE-

Maxim 不对 Maxim 产品以外的任何电路使用负责, 也不提供其专利许可。Maxim 保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

10 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**