

双通道、汽车CCFL控制器

DS3882

概述

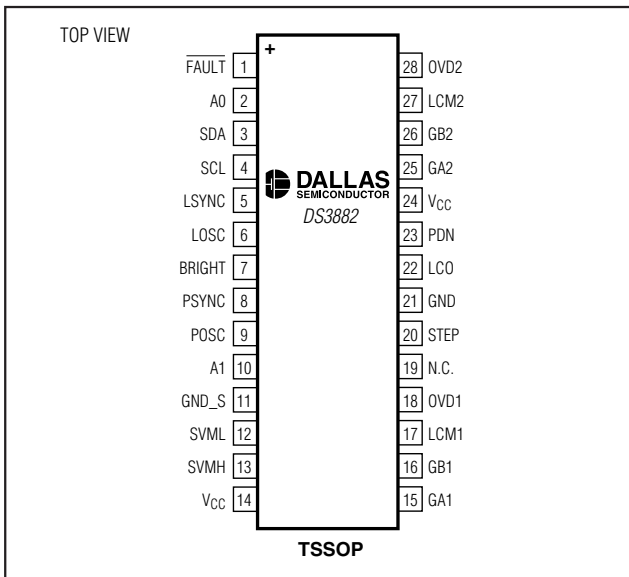
DS3882是一款用于汽车电子的双通道冷阴极荧光灯(CCFL)控制器,提供高达300:1的亮度调节。该芯片用于驱动CCFL,可理想用于导航、娱乐终端以及仪表盘的液晶显示器(LCD)背光。DS3882同样适合航海及航空系统。

DS3882具有EMI抑制特性,并且提供灯管电流过驱动模式,可以在寒冷天气条件下快速加热灯管。DS3882使用最少的外围元件为单灯管或双灯管结构提供独立控制,多片DS3882可级联工作,以支持多于两个灯管的应用。初始编程设置后,可以通过I²C软件通信实现对DS3882的控制。如果不希望用软件控制,也可以通过引脚设置实现DS3882的许多功能。

应用

汽车LCD
仪表盘
航海和航空LCD

引脚配置



特性

- ◆ 双通道CCFL控制器,用于汽车导航/信息娱乐终端的LCD面板和仪表盘的背光
- ◆ 所需的外部元件数目最少
- ◆ I²C接口
- ◆ 逐通道灯管故障监视,用于监视灯管开路、灯管过流、启动失败及过压等故障状态
- ◆ 状态寄存器报告故障状态
- ◆ 精确(±5%)、独立的片上振荡器提供灯管时钟(40kHz至100kHz)和DPWM突发式亮度调节时钟(22.5Hz至440Hz)
- ◆ 灯管频率和DPWM频率能与外部信号源同步,从而减少了视频应用中LCD的视觉瑕疵
- ◆ 可选的灯管时钟扩频可降低EMI
- ◆ 可以上下调节灯管频率,使EMI频谱移至带外
- ◆ 具有自动关断的灯管电流过驱动模式能在较低的温度下快速加热灯管
- ◆ 模拟和数字亮度控制
- ◆ 采用数字亮度控制选项,能够实现300:1亮度调节范围
- ◆ 可编程设置的软启动最大限度降低变压器的可闻噪声
- ◆ 片上非易失(NV)存储器允许器件定制
- ◆ 8字节NV用户存储器用于存储序列号和日期代码
- ◆ 低功耗待机模式
- ◆ 4.75V至5.25V的单电源工作电压
- ◆ -40°C至+105°C的工作温度范围
- ◆ 28引脚TSSOP封装

订购信息

PART	TEMP RANGE	PIN-PACKAGE
DS3882E+C	-40°C to +105°C	28 TSSOP
DS3882E+T&R/C	-40°C to +105°C	28 TSSOP

+表示无铅(Pb)符合RoHS标准的封装。
+T&R = 卷带包装

典型工作电路在数据资料的最后给出。

双通道、汽车CCFL控制器

DS3882

ABSOLUTE MAXIMUM RATINGS

Voltage Range on V_{CC}, SDA, and SCL Relative to Ground.....-0.5V to +6.0V
 Voltage Range on Leads Other than V_{CC}, SDA, and SCL-0.5V to (V_{CC} + 0.5V), not to exceed +6.0V
 Continuous Power Dissipation (T_A = +70°C)
 TSSOP (derate 12.8mW/°C above +70°C)1025.6mW

Operating Temperature Range-40°C to +105°C
 EEPROM Programming Temperature Range0°C to +85°C
 Storage Temperature Range-55°C to +125°C
 Lead Temperature (soldering, 10s)+300°C
 Soldering Temperature (reflow)+260°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

RECOMMENDED OPERATING CONDITIONS

(T_A = -40°C to +105°C)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Voltage	V _{CC}	(Note 1)	4.75		5.25	V
Input Logic 1	V _{IH}		2.0		V _{CC} + 0.3	V
Input Logic 0	V _{IL}		-0.3		1.0	V
SVML/H Voltage Range	V _{SVM}		-0.3		V _{CC} + 0.3	V
BRIGHT Voltage Range	V _{BRIGHT}		-0.3		V _{CC} + 0.3	V
LCM Voltage Range	V _{LCM}	(Note 2)	-0.3		V _{CC} + 0.3	V
OVD Voltage Range	V _{OVD}	(Note 2)	-0.3		V _{CC} + 0.3	V
Gate-Driver Output Charge Loading	Q _G				20	nC

ELECTRICAL CHARACTERISTICS

(V_{CC} = +4.75V to +5.25V, T_A = -40°C to +105°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Current	I _{CC}	G _A , G _B loaded with 600pF, 2 channels		12		mA
Input Leakage (Digital Pins)	I _L		-1.0		+1.0	μA
Power-Down Current	I _{PDN}				2	mA
Output Leakage (SDA, FAULT)	I _{LO}	High impedance	-1.0		+1.0	μA
Low-Level Output Voltage (LSYNC, PSYNC)	V _{OL}	I _{OL} = 4mA			0.4	V
Low-Level Output Voltage (SDA, FAULT)	V _{OL1}	I _{OL1} = 3mA			0.4	V
	V _{OL2}	I _{OL2} = 6mA			0.6	
Low-Level Output Voltage (G _A , G _B)	V _{OL3}	I _{OL3} = 4mA			0.4	V
High-Level Output Voltage (LSYNC, PSYNC)	V _{OH}	I _{OH} = -1mA	2.4			V

双通道、汽车CCFL控制器

DS3882

ELECTRICAL CHARACTERISTICS (continued)

(V_{CC} = +4.75V to +5.25V, T_A = -40°C to +105°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
High-Level Output Voltage (GA, GB)	V _{OH1}	I _{OH1} = -1mA	V _{CC} - 0.4			V
UVLO Threshold: V _{CC} Rising	V _{UVLOR}				4.3	V
UVLO Threshold: V _{CC} Falling	V _{UVLOF}		3.7			V
UVLO Hysteresis	V _{UVLOH}			200		mV
SVML/H Threshold: Rising	V _{SVMR}		2.03	2.08	2.15	V
SVML/H Threshold: Falling	V _{SVMF}		1.95	2.02	2.07	V
LCM and OVD DC Bias Voltage	V _{DCB}			1.1		V
LCM and OVD Input Resistance	R _{DCB}			50		k
Lamp Off Threshold	V _{LOT}	(Note 3)	0.22	0.25	0.28	V
Lamp Over Current	V _{LOC}	(Note 3)	2.2	2.5	2.8	V
Lamp Regulation Threshold	V _{LRT}	(Notes 3, 4)	0.9	1.0	1.1	V
OVD Threshold	V _{OVDT}	(Note 3)	0.9	1.0	1.1	V
Lamp Frequency Source Frequency Range	f _{LFS:OSC}		40		100	kHz
Lamp Frequency Source Frequency Tolerance	f _{LFS:TOL}	LOSC resistor ±2% over temperature	-5		+5	%
Lamp Frequency Receiver Frequency Range	f _{LFR:OSC}		40		100	kHz
Lamp Frequency Receiver Duty Cycle	f _{LFR:DUTY}		40		60	%
DPWM Source (Resistor) Frequency Range	f _{DSR:OSC}		22.5		440.0	Hz
DPWM Source (Resistor) Frequency Tolerance	f _{DSR:TOL}	POSC resistor ±2% over temperature	-5		+5	%
DPWM Source (Ext. Clk) Frequency Range	f _{DSE:OSC}		22.5		440.0	Hz
DPWM Source (Ext. Clk) Duty Cycle	f _{DSE:DUTY}		40		60	%
DPWM Receiver Min Pulse Width	t _{DR:MIN}	(Note 5)	25			μs
BRIGHT Voltage: Minimum Brightness	V _{BMIN}				0.5	V
BRIGHT Voltage: Maximum Brightness	V _{BMAX}		2.0			V
Gate Driver Output Rise/Fall	t _R / t _F	C _L = 600pF			100	ns
GAn and GBn Duty Cycle		(Note 6)			44	%

双通道、汽车CCFL控制器

DS3882

I²C AC ELECTRICAL CHARACTERISTICS (See Figure 9)

(V_{CC} = +4.75V to +5.25V, T_A = -40°C to +105°C, timing referenced to V_{IL(MAX)} and V_{IH(MIN)}.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SCL Clock Frequency	f _{SCL}	(Note 7)	0		400	kHz
Bus Free Time Between Stop and Start Conditions	t _{BUF}		1.3			μs
Hold Time (Repeated) Start Condition	t _{HD:STA}	(Note 8)	0.6			μs
Low Period of SCL	t _{LOW}		1.3			μs
High Period of SCL	t _{HIGH}		0.6			μs
Data Hold Time	t _{HD:DAT}		0		0.9	μs
Data Setup Time	t _{SU:DAT}		100			ns
Start Setup Time	t _{SU:STA}		0.6			μs
SDA and SCL Rise Time	t _R	(Note 9)	20+ 0.1C _B		300	ns
SDA and SCL Fall Time	t _F	(Note 9)	20+ 0.1C _B		300	ns
Stop Setup Time	t _{SU:STO}		0.6			μs
SDA and SCL Capacitive Loading	C _B	(Note 9)			400	pF
EEPROM Write Time	t _W	(Note 10)		20	30	ms

NONVOLATILE MEMORY CHARACTERISTICS

(V_{CC} = +4.75V to 5.25V)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
EEPROM Write Cycles		+85°C (Note 11)	30,000			

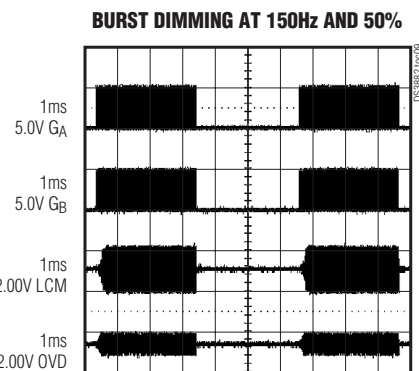
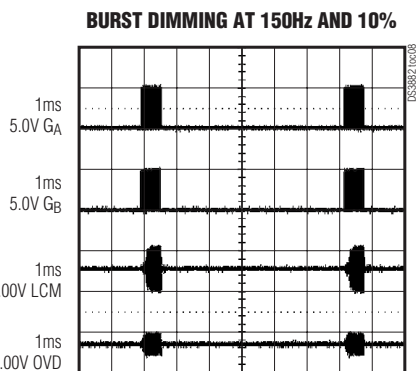
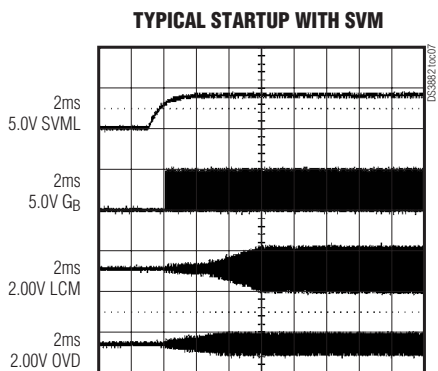
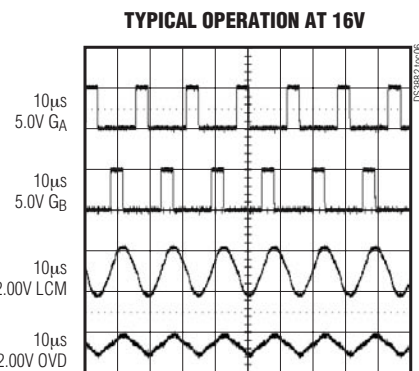
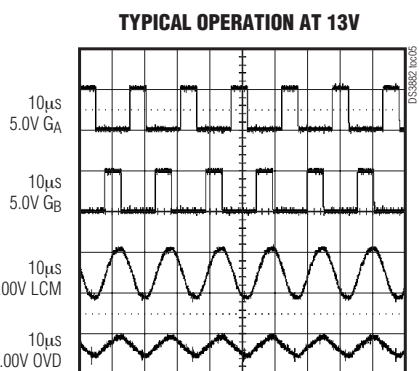
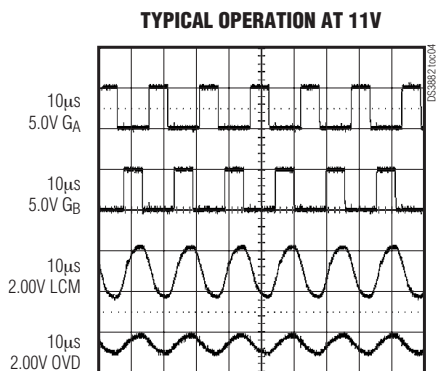
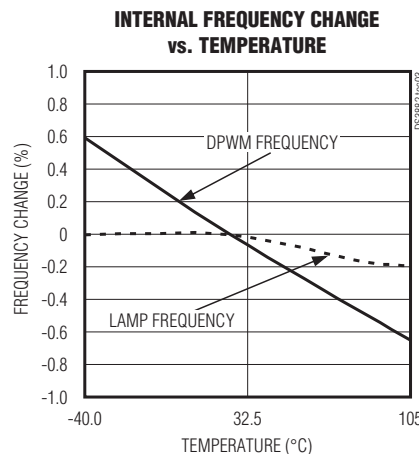
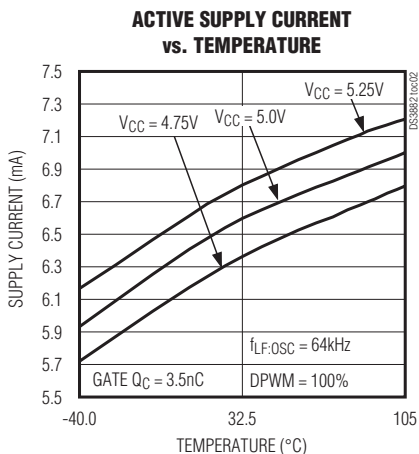
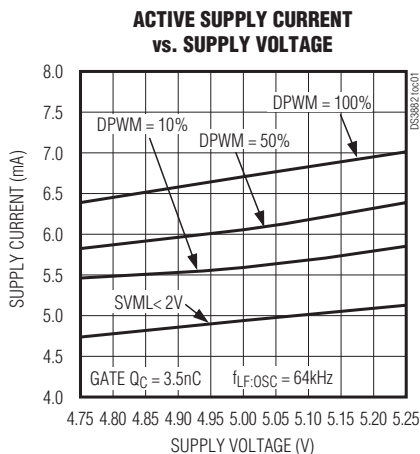
- Note 1:** All voltages are referenced to ground unless otherwise noted. Currents into the IC are positive, out of the IC negative.
- Note 2:** During fault conditions, the AC-coupled feedback values are allowed to be below the absolute max rating of the LCM or OVD pin for up to 1 second.
- Note 3:** Voltage with respect to V_{DCB}.
- Note 4:** Lamp overdrive and analog dimming (based on reduction of lamp current) are disabled.
- Note 5:** This is the minimum pulse width guaranteed to generate an output burst, which generates the DS3882's minimum burst duty cycle. This duty cycle may be greater than the duty cycle of the PSYNC input. Once the duty cycle of the PSYNC input is greater than the DS3882's minimum duty cycle, the output's duty cycle tracks the PSYNC's duty cycle. Leaving PSYNC low (0% duty cycle) disables the GAn and GBn outputs in DPWM receiver mode.
- Note 6:** This is the maximum lamp frequency duty cycle that is generated at any of the GAn or GBn outputs with spread-spectrum modulation disabled.
- Note 7:** I²C interface timing shown is for fast-mode (400kHz) operation. This device is also backward compatible with I²C standard-mode timing.
- Note 8:** After this period, the first clock pulse can be generated.
- Note 9:** C_B—total capacitance allowed on one bus line in picofarads.
- Note 10:** EEPROM write time applies to all the EEPROM memory. EEPROM write begins after a stop condition occurs.
- Note 11:** Guaranteed by design.

双通道、汽车CCFL控制器

典型工作特性

($V_{CC} = 5.0V$, $T_A = +25^\circ C$, unless otherwise noted.)

DS3882



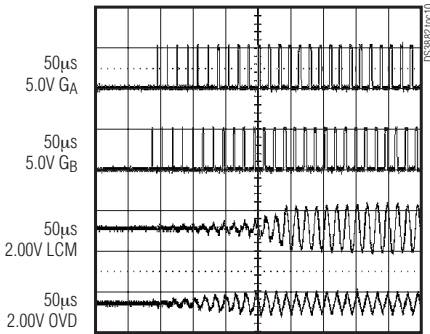
双通道、汽车CCFL控制器

DS3882

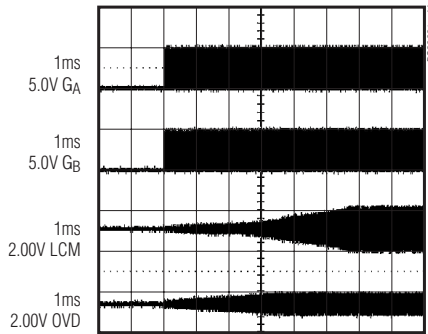
典型工作特性(续)

($V_{CC} = 5.0V$, $T_A = +25^\circ C$, unless otherwise noted.)

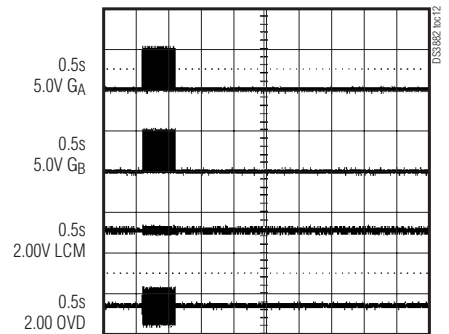
SOFT-START AT $V_{INV} = 16V$



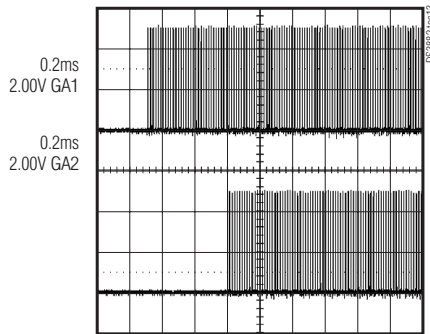
LAMP STRIKE—EXPANDED VIEW



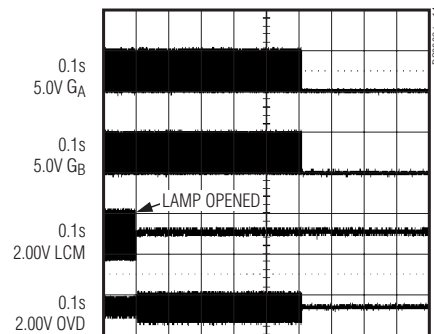
AUTO RETRY DISABLED



STAGGERED BURST DIMMING START



AUTORETRY DISABLED



双通道、汽车CCFL控制器

引脚说明

DS3882

名称	引脚/通道(n)		功能
	CH 1	CH 2	
GAn	15	25	MOSFET A的栅极驱动。直接与逻辑电平驱动的n沟道MOSFET栅极连接。若该通道不使用，则保持开路。
GBn	16	26	MOSFET B的栅极驱动。直接与逻辑电平驱动的n沟道MOSFET栅极连接。若该通道不使用，则保持开路。
LCMn	17	27	灯管电流监视输入。通过监测与灯管低压端串联的电阻来监视灯管电流。若该通道不使用，则保持开路。
OVDn	18	28	过压检测。通过监测放置在变压器高压端的电容分压器来监视灯管电压。若该通道不使用，则保持开路。
名称			
名称		引脚	功能
FAULT	1		低电平有效故障输出。漏极开路输出，需外部上拉电阻连接至逻辑高电平对应的电压。
A0	2		地址选择输入。确定器件的I ² C从地址。
SDA	3		串行数据输入/输出。I ² C双向数据传输引脚，需外部上拉电阻连接至逻辑高电平对应的电压。
SCL	4		串行时钟输入。I ² C时钟输入。
LSYNC	5		灯管频率输入/输出。当DS3882配置为灯管频率接收器时，该引脚可输入一个外部信号源提供的灯管时钟；如果DS3882配置为灯管频率信号源(即灯管频率由内部产生)，频率将从该引脚输出，可供其它配置为灯管频率接收器的DS3882使用。
LOSC	6		灯管振荡器电阻调节。接在该引脚与地之间的电阻用于设置内部灯管振荡器的频率。
BRIGHT	7		模拟亮度控制输入，用于控制DPWM亮度调节。如果不使用，应将该引脚接地。
PSYNC	8		DPWM输入/输出，当DS3882配置为DPWM接收器时，该引脚用作外部DPWM信号的输入端；如果DS3882配置为DPWM信号源(即DPWM信号由内部产生)，DPWM信号将由该引脚输出，可供其它配置为DPWM接收器的DS3882使用。

双通道、汽车CCFL控制器

DS3882

引脚说明(续)

名称	引脚	功能
POSC	9	DPWM振荡器电阻调节。接在该引脚与地之间的电阻用于设置DPWM振荡器的频率。该引脚还可以接受22.5Hz至440Hz的时钟，作为内部DPWM信号的时钟源。
A1	10	地址选择输入，确定器件的I ² C从地址。
GND_S	11	I ² C接口接地端。GND_S必须与GND等电势。
SVML	12	低电源电压监视器输入，用于监测逆变器电压的欠压状态。
SVMH	13	高电源电压监视器输入，用于监测逆变器电压的过压状态。
VCC	14, 24	电源连接，必须连接这两个引脚。
N.C.	19	无连接，该引脚不连接任何信号。
STEP	20	灯管频率步长调节输入。高电平有效的数字输入以EMIC寄存器中所配置的1%、2%、3%或4%变量上下调节灯管振荡器频率。该引脚与EMIC寄存器中的STEPE位进行逻辑或运算。
GND	21	接地。
LCO	22	灯管电流过驱动使能输入。该输入为高电平时，将使能灯管电流过驱动电路。过驱动电流由LCOC寄存器设置。当该输入为低时，灯管电流设置为其标称值。该引脚与LCOC寄存器中的LCOE位进行逻辑或运算。
PDN	23	灯管开/关控制输入。当输入为低电平时，灯管导通；高电平时，灯管关闭，清除故障逻辑，并使该器件进入掉电模式。当输入电平由高电平变为低电平时，控制器复位，进而清除故障逻辑，并重新启动灯管。该引脚与CR2寄存器中的PDNE位进行逻辑或运算。

双通道、汽车CCFL控制器

功能框图

DS3882

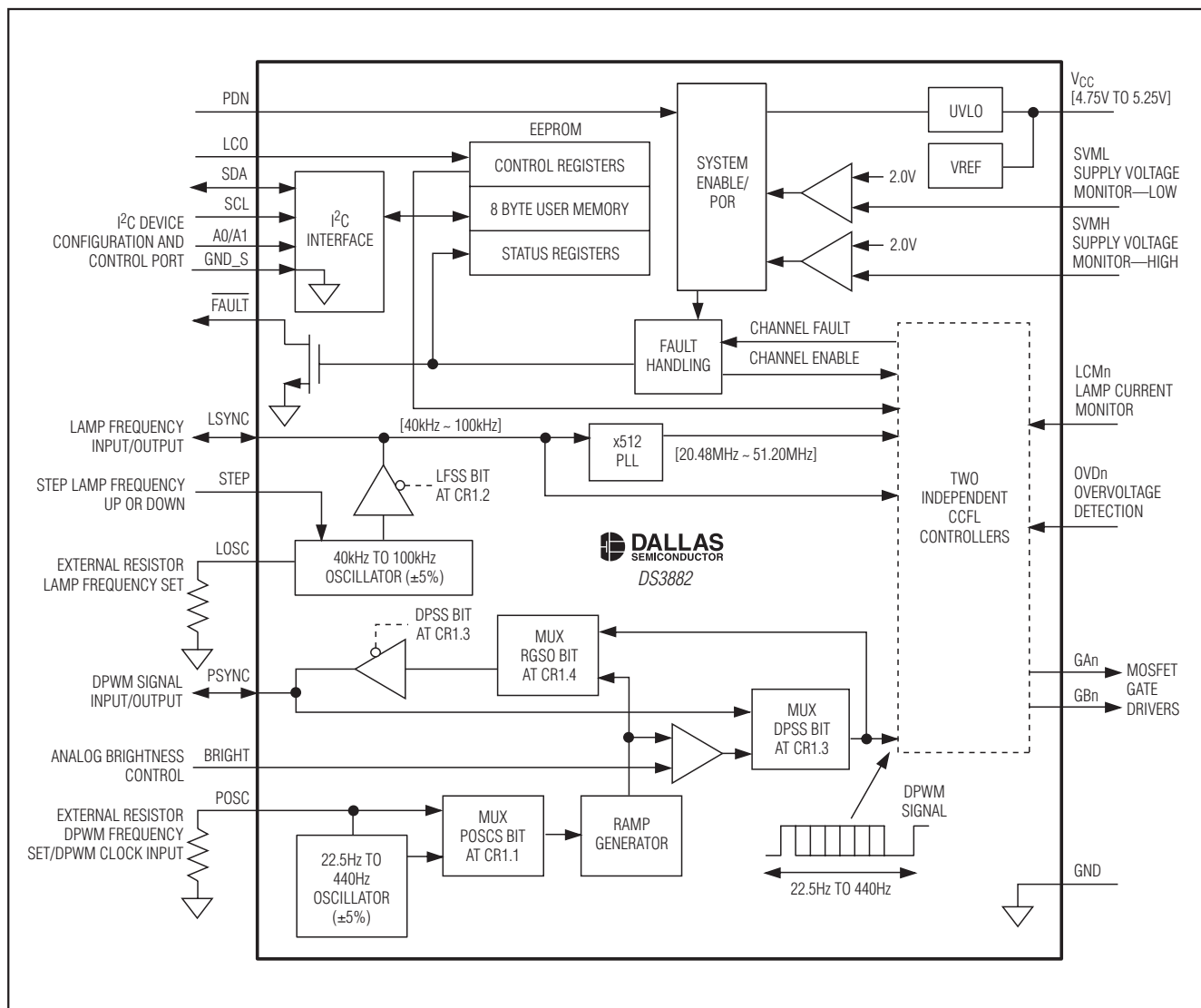


图1. 功能框图

双通道、汽车CCFL控制器

DS3882

功能框图(续)

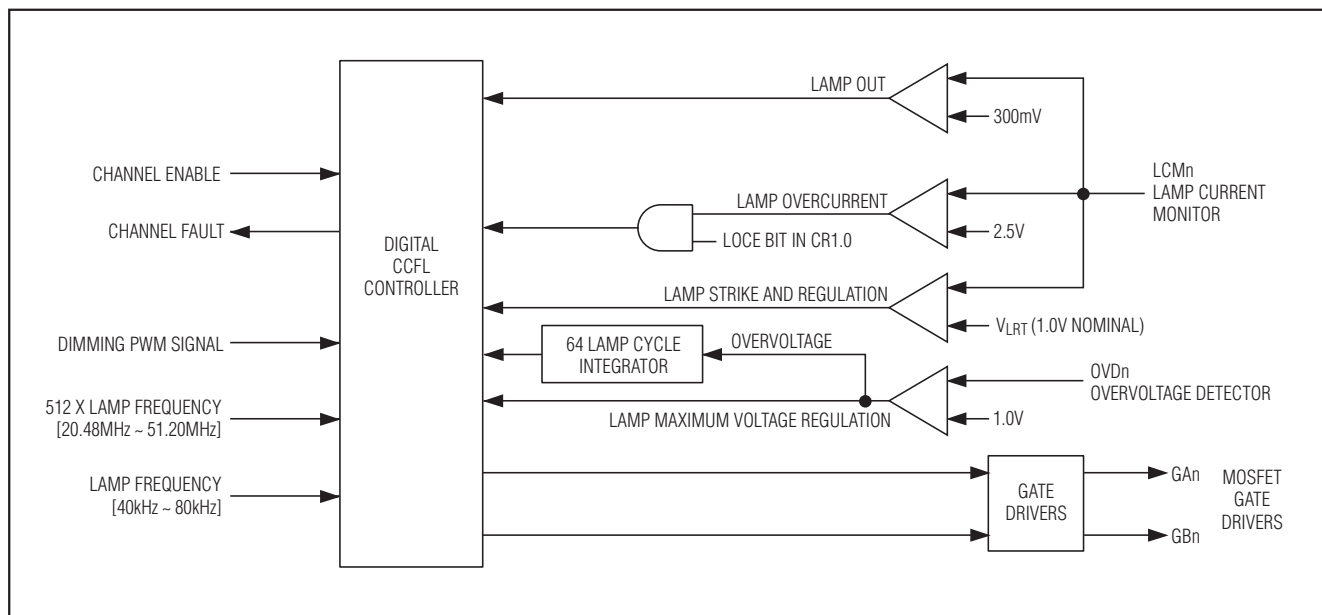


图2. 单通道逻辑框图

详细说明

DS3882采用推挽式驱动方案，将直流电压(8V至16V)转换为CCFL供电所需的高压(300V_{RMS}至1000V_{RMS})交流波形。推挽式驱动方案使用最少的外部元件数，这样既降低了装配成本，也简化了印刷电路板的设计。推挽式驱动方案还提供高效率的直流至交流转换，并产生接近正弦波的波形。

每个DS3882通道驱动两个逻辑电平控制的n沟道MOSFET，这两个MOSFET连接在升压变压器的端点与地之间(参见典型工作电路)。变压器初级线圈的中心抽头连接至直流电源电压上。DS3882控制这两个MOSFET交替导通，在变压器的次级线圈上产生高压交流波形。通过改变MOSFET导通时间，控制器可精确控制CCFL灯管的电流。

与CCFL灯管接地端串联的电阻用于监视电流。将该电阻两端的电压反馈输入到灯管电流监视器(LCM)的输入端，并与内部基准电压进行比较，从而确定MOSFET栅极驱动

的占空比。每个CCFL接受独立的电流监视与控制，这样可以使所有灯管的亮度达到最大，并延长灯管寿命。

DS3882的方框图如图1和图2所示。有关DS3882工作的详细内容将在本数据资料的后续部分进行说明。

存储寄存器与I²C兼容串行接口

DS3882采用I²C兼容的串行接口实现与板上EEPROM和SRAM配置/状态寄存器以及用户存储器的通信。配置寄存器是由映射EEPROM和SRAM组成，使用户可以自定义许多DS3882的参数，如软启动斜率、灯管与亮度调节时钟源、灯管亮度、故障监测选项、通道使能/禁止、EMI控制，以及灯管电流过驱动控制。8字节非易失用户存储区用来存储产品数据，如日期编码、序列号或产品标识号。该器件出厂时，配置寄存器预设为一组缺省的配置参数，用户如需定制参数配置，请与工厂联系。

映射EEPROM

DS3882具有SRAM映射的EEPROM存储区域，用于电源重启时保存必要的信息。上电时，SEEB (BLC寄存器中的第7位)为低电平，使映射区域当作普通EEPROM来用。SEEB设置为高电平时，会禁止EEPROM写操作功能，并使映射区域作为普通SRAM单元，从而允许无限次写操作，不会损坏EEPROM，还省去了写操作中的EEPROM写时间(t_w)。因为当SEEB设置为高电平时，存储器所发生的变化没有被写入EEPROM，因此重新上电时不保留这些变化，上电时EEPROM值是SEEB为低电平时最后写入的数值。

通道相位调节

突发周期内，两个通道的灯管频率MOSFET栅极导通时间反相。有助于抑制所有灯管同时开关时的浪涌电流，简化了直流电源的设计要求。需要特别注意的是，这里调节的是灯管频率信号，而不是DPWM (突发)信号。

灯管亮度调节控制

DS3882提供两种独立的灯管亮度调节方法，组合使用时可获得300:1或者更大的调光率。第一种方法是“突发”亮度调节，就是采用数字脉宽调制(DPWM)信号(22.5Hz至440Hz)控制灯管亮度。第二种方法则是“模拟”亮度调节，就是通过调节灯管电流来实现灯管亮度调节控制。其中，突发亮度调节具有128个线性间隔的亮度调节步长。而模拟亮度调节则具有更小的子步长，可以在突发亮度调节步长之间实现亮度的进一步调节。该性能对低亮度调节非常有用，此时如果单独采用突发亮度调节，将导致肉眼可见的亮度跳变。模拟亮度调节可以在突发亮度调节电平最小值以下进一步降低亮度，从而实现最大的亮度调节范围。

突发亮度调节可由BRIGHT引脚上用户提供的模拟电压或者通过I²C接口进行控制。而模拟亮度调节只能通过I²C接口进行控制。因此，对于那些需要DS3882全范围调节亮度和分辨率的应用而言，则必须使用I²C亮度调节控制。

突发亮度调节

通过调节(即调制) DPWM信号的占空比，突发亮度调节可增加/减弱亮度。如图6所示，在DPWM周期的高电平期间，以选定的灯管频率(40kHz至100kHz)驱动灯管。由于

在这段时间里灯管周期突现，称这个时间段为“突发”阶段。在DPWM周期的低电平阶段，控制器禁止MOSFET栅极驱动，所以灯管不被驱动。这将导致电流不再流经灯管，但是时间很短，不会使灯管的电离态消失。

DS3882可由内部产生DPWM信号(设置CR1中的DPSS = 0)，必要时还可提供给其它DS3882使用，也可由外部信号源提供DPWM信号(设置CR1中的DPSS = 1)。为了由内部产生DPWM信号，DS3882需要一个时钟(作为亮度调节时钟)以设置DPWM频率。用户可通过设置CR1中的POSCS = 1，并在POSC引脚施加一个外部22.5Hz至440Hz的信号，来获得亮度调节时钟；也可以由DS3882内部振荡器产生这个时钟(设置CR1中的POSCS = 0)，这种情况下，频率由POSC引脚的外接电阻设置。这两种亮度调节时钟的选择如图3所示。无论亮度调节时钟来自内部还是外部，CR2中的POSCR0位和POSCR1位的设置必须与所期望的亮度调节时钟频率一致。

PSYNC I/O引脚可以输出内部产生的DPWM信号(设置CR1中的RGSO = 0)，必要时还可供给电路中的其它DS3882使用。这样可使系统中的所有DS3882同步到相同的DPWM信号上。为系统中其它DS3882提供DPWM信号的DS3882称之为DPWM信号源。当DPWM信号由外部信号源提供，或者是来自其它作为DPWM信号源的DS3882，或由用户的信号源提供的时候，时钟信号最终输入到DS3882的PSYNC I/O引脚，此时接收该信号的DS3882称为DPWM接收器。这种模式下，BRIGHT和POSC输入被禁止，并且应当接地(见图5)。

由内部产生DPWM信号时，其占空比(或者说灯管亮度)由用户提供的在BRIGHT输入端的模拟电压控制，还可通过I²C接口改变BPWM寄存器中7位PWM代码的方式进行控制。当采用BRIGHT引脚控制突发调节亮度时，电压低于0.5V可使DS3882工作在最小突发占空比，提供最低亮度设置；而当电压高于2.0V时，将达到100%的突发占空比(即灯管始终处于驱动状态)，提供最大亮度。电压介于0.5V和2V之间变化时，占空比将在最小值和100%之间线性变化。将一个非零PWM代码写入BPWM寄存器中，将禁止BRIGHT引脚并使能I²C突发亮度调节控制。7位PWM代码设置为0000001b，使得DS3882工作在最小突发占空比，而设置为1111111b，其占空比则为100%。设置在两个代码之间时，占空比将在最小值和100%之间线性变化。

双通道、汽车CCFL控制器

模拟亮度调节

模拟亮度调节是通过增加或降低灯管电流的方式来改变亮度。DS3882通过微调灯管电压 V_{LRT} 来实现模拟亮度调节(见图2)。模拟亮度调节只能通过与BLC寄存器中低5位(LC4-LC0)的软件通信实现。该功能不是通过引脚控制的。LC位的默认上电状态为00000b,对应标称电流值的100%。因此上电时,如果不需要进行模拟亮度调节,则模拟亮度调节不会对突发亮度调节性能产生任何影响。设置LC位为11111b时,灯管电流值降低至其标称值的35%。LC位在11111b和00000b之间变化时,灯管电流在其标称值的35%和100%之间线性变化。

灯管频率配置

DS3882可以由内部产生其自身的灯管频率时钟(设置CR1中的LFSS = 0),必要时还可供其它DS3882。灯管时钟也可以由外部信号源提供(设置CR1中的LFSS = 1)。灯管时钟由内部产生时,频率(40kHz至100kHz)由LOSC引脚的外接电阻设置,这种情况下,DS3882可以作为灯管的时钟源,灯管时钟由LSYNC I/O引脚输出,同步其它配置为灯管频率接收器的DS3882。当DS3882输出灯管时钟供给

其它DS3882,同时使能扩频调制或频率阶跃功能时,LSYNC输出不受任何EMI抑制功能影响。灯管时钟由外部提供时,DS3882作为灯管频率接收器。这种情况下,需要在LSYNC I/O引脚输入频率范围在40kHz至100kHz的时钟。外部时钟频率可由配置成灯管时钟源的DS3882的LSYNC I/O提供,也可来自其它信号源。

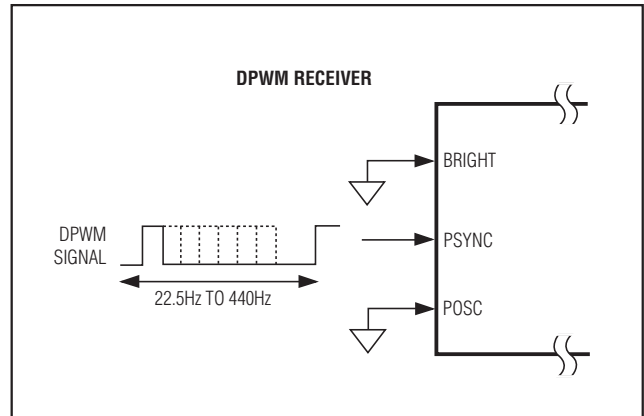


图4. DPWM接收器配置

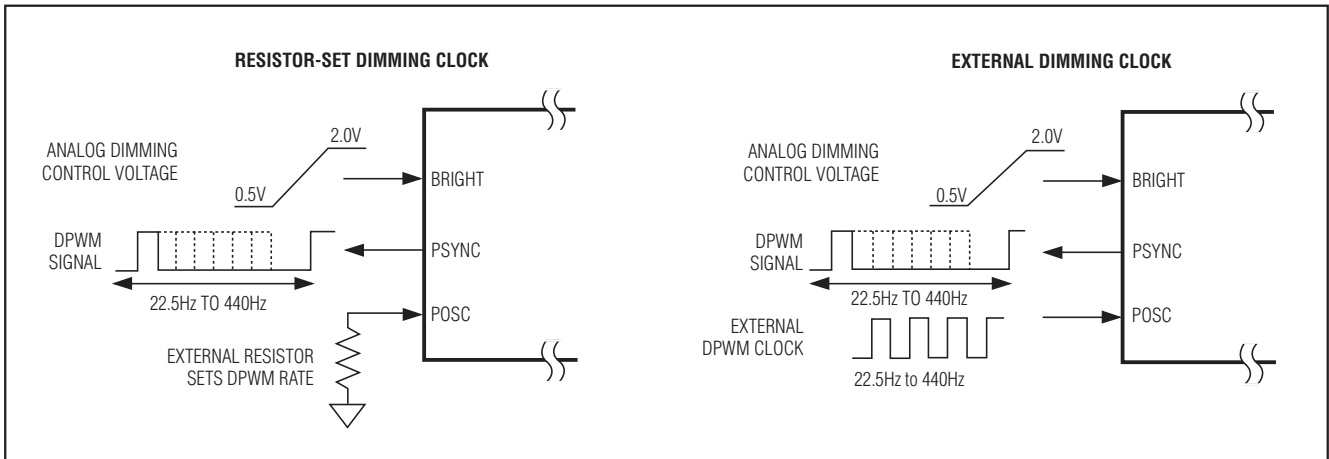


图3. DPWM信号源配置

双通道、汽车CCFL控制器

DS3882

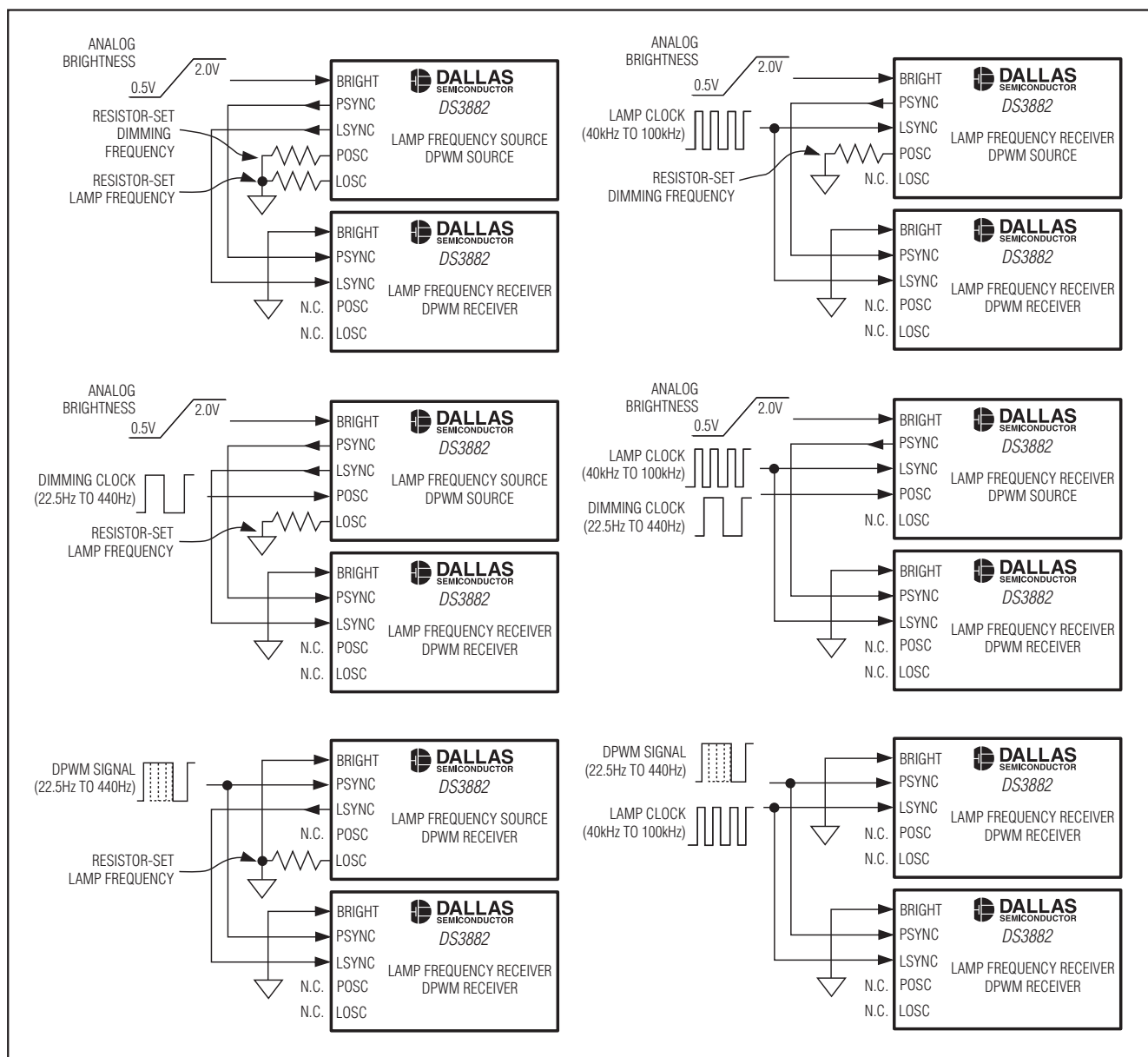


图5. 使用多片DS3882时的时钟配置

双通道、汽车CCFL控制器

多片DS3882的系统配置

由于可以配置作为灯管频率时钟和DPWM信号的信号源或接收器，因此可以在需要2个以上灯管的系统中实现多个DS3882的同步。灯管时钟和亮度调节时钟可以由DS3882片内产生(通过外部电阻设置频率)，也可以由主系统产生，以同步系统中的其它DS3882。图5所示为多片DS3882设计中的各种配置，实现系统中的所有DS3882的灯管频率和/或DPWM信号的同步。

DPWM软启动

每个灯管开始点亮时，DS3882提供软启动功能，逐步增大MOSFET栅极驱动的占空比(参见图6)。这样减小了由

变压器初级线圈电流剧变引起的变压器可闻噪声。软启动过程固定为16个灯管周期，但软启动斜率可通过四个软启动特征寄存器(SSP1/2/3/4)编程，以满足具体应用的要求。可以定制的软启动斜率提供7种不同的驱动器占空比选择(见表5a和5b)。占空比范围为0%至19%，增量近似为3%。另外，利用当前的占空比代码，可以将上一次灯管点亮时的最后一个灯管时钟的MOSFET占空比作为软启动斜坡的一部分。每个预设的MOSFET栅极驱动占空比重复两次，组成完整的16个软启动灯管周期。

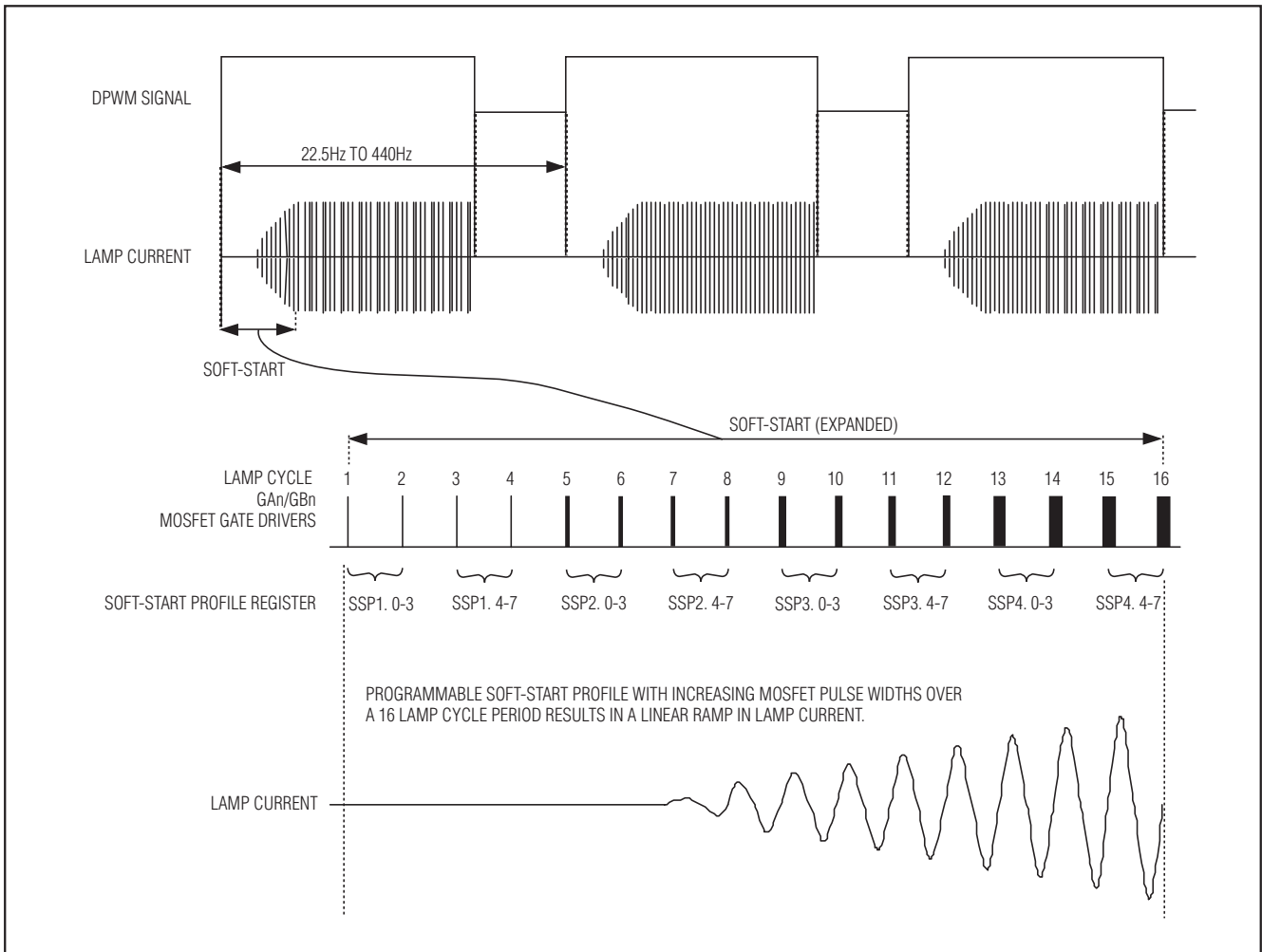


图6. 数字PWM亮度调节和软启动

双通道、汽车CCFL控制器

用外部电阻设置灯管和亮度调节时钟(DPWM)的频率

灯管和亮度调节时钟的频率可由外部电阻设置，对于这两种频率，均可利用下列公式计算所需电阻：

$$R_{OSC} = \frac{K}{f_{OSC}}$$

式中，计算灯管频率对应的电阻时， $K = 1600k\Omega \cdot kHz$ ；计算亮度调节时钟频率对应的电阻值时， K 由指定频率和POSCR0、POSCR1的设置决定，共有四种选择，请参考寄存器详细说明部分的表7：控制寄存器2 (CR2)。

例：选择电阻值配置DS3882，使其具有50kHz的灯管频率和160Hz的亮度调节时钟频率：根据上述配置要求，POSCR0和POSCR1必须分别设置为1、0，相应选择90Hz至220Hz的亮度调节时钟频率范围。此时计算亮度调节时钟频率对应的电阻(R_{POSC})时， K 为 $4k\Omega \cdot kHz$ 。计算灯管频率对应的电阻(R_{LOSC})时， $K = 1600k\Omega \cdot kHz$ ，计算灯管频率的 K 值与频率无关。利用上述公式可计算 R_{LOSC} 和 R_{POSC} ，如下所示：

$$R_{LOSC} = \frac{1600k\Omega \cdot kHz}{50kHz} = 32.0k\Omega$$

$$R_{POSC} = \frac{4k\Omega \cdot kHz}{0.160kHz} = 25.0k\Omega$$

电源监视

DS3882具有电源电压监视器(SVM)，可监视逆变器的变压器直流电源(V_{INV})和其自身的 V_{CC} 电源，确保适当的电压以保证系统的正常运行。SVML引脚和SVMH引脚分别监视变压器电源的过压状态和欠压状态。SMV输入的外部电阻分压器分别将反馈值馈入两个比较器中(参见图7)，两个比较器的门限值均为2V。利用下列公式确定电阻值，进而设定SVMH和SVML的门限(V_{TRIP})，在变压器的电源电压上升或跌落至设定值时，关断逆变器。如果变压器电源过低，变压器将无法达到其启动电压，进而可能引

发其它诸多问题。如果变压器电源过高，将可能损坏逆变器元件。合理使用SVM能够避免这些问题的发生。必要时也可以将SVMH引脚接GND、SVML引脚接 V_{CC} ，禁止高电平SVM和/或低电平SVM。

$$V_{TRIP} = 2.0 \left(\frac{R_1 + R_2}{R_1} \right)$$

V_{CC} 监视器用于监视5V电源的欠压闭锁(UVLO)，当DS3882没有足够的电压供给其模拟电路或驱动外部MOSFET时终止器件工作。 V_{CC} 监视器带有滞回，以防止在 V_{CC} 电压接近门限电压值时 V_{CC} 噪声引起的误动作。在任何情况下该监视器都处于有效状态。

故障监视

DS3882为每个通道提供了多重故障监测。它可以检测灯管开路、灯管过流、启动故障及过压故障。如果一个或多个通道进入故障状态，DS3882可以配置成禁止所有通道工作，也可以配置成只禁止发生故障的通道工作。一旦进入故障状态， \overline{FAULT} 输出报警信号，被禁止的通道将保持禁止状态，直到用户或主机控制对其进行复位。更多详细说明，请参阅步骤4，故障处理。DS3882还可以设置为自动重试模式，通过重新启动灯管清除所检测到的故障(灯管过流故障除外)。配置故障监视器的控制位位于CR1和CR2寄存器。DS3882还具有实时状态指示位，位于SR1和SR2寄存器(SRAM)，一旦发生相应故障将立即触发这些指示位。

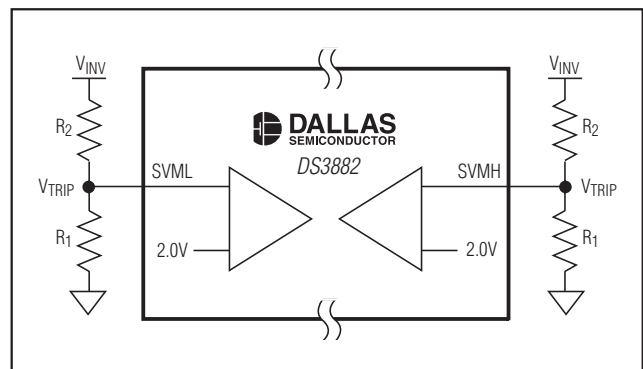


图7. 设置SVM门限电压

双通道、汽车CCFL控制器

DS3882

图8所示为DS3882控制、监测每个灯管的流程。步骤分别为：

- 1) 电源检测——在DS3882电源电压大于4.3V，并且电源电压监视器的SVML和SVMH电压分别为大于2.0V和小于2.0V之前不打开灯管。
- 2) 灯管启辉——当DS3882电源和直流逆变器电源均达到容许值时，DS3882开始启动每个使能的灯管。DS3882缓慢地增大MOSFET栅极占空比，直到灯管启辉为止。控制器通过LCM_n引脚检测流经灯管的电流，来检测灯管是否启辉。如果在启辉的过程中，OVD_n引脚达到最大允许的电压，控制器则停止增大MOSFET栅极占空比，防止系统过载。如果在超时周期(由SSP1寄存器中的LST0和LST1控制位设置)内，灯管没有启辉，则DS3882进入故障处理状态(步骤4)。如果在启动期间监测到过压状态，DS3882禁止MOSFET栅极驱动器，并进入故障处理状态。
- 3) 灯管工作——一旦灯管启辉，DS3882将调节MOSFET栅极驱动的占空比，优化灯管电流。栅极占空比一直处于受控状态，防止系统超过最大灯管电压。用户可通过CR2中的LSR0与LSR1位自行选择灯管电流采样速率。若灯管电流降至灯管开路参考点以下，并且持续一定时间(其时间是由SSP1寄存器中的LST0和LST1控

制位设置)，那么就认为该灯管已经熄灭。这种情况下，MOSFET栅极驱动器被禁止，器件进入故障处理状态。

- 4) 故障处理——在故障处理期间，DS3882执行可选的(用户可自行选择的)自动重启操作，以启动灯管清除所有的故障(灯管过流故障除外)。在报告通道处于故障状态并永久禁止该通道之前，自动重试将进行14次尝试以清除故障。在这14次尝试中，每次尝试之间控制器等待1024个灯管周期。一旦出现灯管过流时，DS3882立即报告该通道处于故障状态并永久地禁止该通道。一个或多个通道进入故障状态时，DS3882可以配置为将所有通道禁止，或只禁止出现故障的通道。一旦通道进入故障状态，则该通道保持这种故障状态，直到出现以下情况：

- V_{CC}跌落至低于UVLO门限。
- 超过SVML或SVMH门限。
- PDN引脚变为高电平。
- PDNE软件位被写为逻辑1。
- 通道被CH1D或CH2D控制位禁止。

双通道、汽车CCFL控制器

EMI抑制功能

DS3882具有两个电磁干扰抑制特性：扩频调制和灯管振荡器频率步进调节。第一个功能是扩展灯管频率的频谱。通过设置EMIC寄存器中的SS0和/或SS1位，可配置控制器的灯管频率扩展： $\pm 1.5\%$ 、 $\pm 3\%$ 或 $\pm 6\%$ 。SS0/1设置为非零值，将使能扩频调制，禁止振荡器频率步进。在扩频调制模式下，扩频调制率还可通过设置FS0/1/2进行选择，可选择三角波调制(SSM = 0)或伪随机调制(SSM = 1)。用户可根据应用灵活选择最佳的调制率(通过FS0/1/2)。

第二种EMI抑制方案是以1%、2%、3%或4%上、下调节灯管频率。在这种情况下，实际辐射的EMI并没有减少，只是将其移出了敏感频率区域。通过STEPE位和/或STEP引脚使能灯管频率步进调节(SS0/1必须为0)。一旦使能，FS0/1/2值控制灯管振荡器频率偏移。例如，如果灯管频率产生的EMI干扰到音频无线基站，可对其进行上下微调，使得干扰频率不在有用频段内。

灯管电流过驱动功能

DS3882另一个特性就是可过驱动灯管，使其在寒冷环境下能快速加热灯管。LCOC寄存器中的LCO0/1/2位置位以及LCOE位或LCO引脚使能之后，DS3882以12.5%的步长过驱动标称电流，使其从112.5%上升至200%。DS3882通过自动向上调整灯管稳压门限 V_{LRT} ，允许更多的电流流经灯管(图2)来实现该功能。这个多级调节可以在灯管加热后缓慢降低电流过驱动(通过 I^2C)，因此，不再需要过驱动时，终端用户看不出亮度有任何变化。DS3882还具有可选的定时器，能自动关断电流过驱动。该定时器是可调节的，其定时时间大约从1.5分钟至21分钟(如果采用50kHz的灯管频率)。

寄存器详细说明

DS3882的寄存器图如表1所示。在后续表格中给出了寄存器和相关位的详细说明。

表1. 寄存器映射

BYTE ADDRESS	BYTE NAME	FACTORY DEFAULT	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
E0h	SR1	00h	SVMH_RT	SVML_RT	LOC_L1	LOUT_L1	OV_L1	STO_L1	FAULT_L	FAULT_RT1
E1h	SR2	00h	RSVD	RSVD	LOC_L1	LOUT_L2	OV_L2	STO_L2	FAULT_L	FAULT_RT2
E2h	BPWM	00h	RSVD	PWM6	PWM5	PWM4	PWM3	PWM2	PWM1	PWM0
E3h	BLC	1Fh	SEEB	CH2D	CH1D	LC4	LC3	LC2	LC1	LC0
F0h	SSP1	21h	LST1	MDC code for soft-start lamp cycles 3, 4			LST0	MDC code for soft-start lamp cycles 1, 2		
F1h	SSP2	43h	MDC code for soft-start lamp cycles 7, 8				MDC code for soft-start lamp cycles 5, 6			
F2h	SSP3	65h	MDC code for soft-start lamp cycles 11,				MDC code for soft-start lamp cycles 9, 10			
F3h	SSP4	77h	MDC code for soft-start lamp cycles 15,				MDC code for soft-start lamp cycles 13, 14			
F4h	CR1	00h	DPD	FRS	ARD	RGSO	DPSS	LFSS	POSCS	LOCE
F5h	CR2	08h	PDNE	RSVD	RSVD	LSR1	LSR0	POSCR1	POSCR0	UMWP
F6h	EMIC	00h	FS2	FS1	FS0	STEPE	RSVD	SSM	SS1	SS0
F7h	LCOC	00h	TO3	TO2	TO1	TO0	LCOE	LCO2	LCO1	LCO0
F8h-FFh	USER	00h	EE	EE	EE	EE	EE	EE	EE	EE

注1: E0h-E3h是SRAM区域，F0h-FFh是SRAM映射的EEPROM区域。

注2: 在有效的CCFL工作状态期间，改变DS3882配置将导致极其严重的不利影响。

注3: 寄存器BPWM、BLC和LCOC控制DS3882的两个通道。

双通道、汽车CCFL控制器

DS3882

表2. 状态寄存器1 (SR1) [SRAM, E0h]

BIT	R/W	POWER-UP DEFAULT	NAME	FUNCTION
0	R	0	FAULT_RT	Fault Condition—Real Time. A real-time bit that indicates the current operating status of channel 1. 0 = Normal condition 1 = Fault condition
1	R	0	FAULT_L	Fault Condition—Latched. A latched bit that is set when the channel enters a fault condition. This bit is cleared when read, regardless of the current state of fault.
2	R	0	STO_L	Lamp Strike Timeout—Latched. A latched bit that is set when the lamp fails to strike. This bit is cleared when read.
3	R	0	OV_L	Overvoltage—Latched. A latched bit that is set when a lamp overvoltage is present for at least 64 lamp cycles. This bit is cleared when read.
4	R	0	LOUT_L	Lamp Out—Latched. A latched bit that is set when a lamp out is detected. This bit is cleared when read.
5	R	0	LOC_L	Lamp Overcurrent—Latched. A latched bit that is set when a lamp overcurrent is detected. This bit is cleared when read.
6	R	0	SVML_RT	Supply Voltage Monitor Low—Real Time. A real-time bit that reports the comparator output of the SVML pin.
7	R	0	SVMH_RT	Supply Voltage Monitor High—Real Time. A real-time bit that reports the comparator output of the SVMH pin.

注1: 对这个寄存器进行写操作不影响该位。

注2: 有关设置状态位的详细内容参见图8。

注3: 当出现下列情况时, 清除SR1位:

- V_{CC} 跌落至低于UVLOI门限。
- 超过SVML或SVMH门限。
- PDN引脚变为高电平。
- PDNE软件位被写为逻辑1。
- 通道被CH1D控制位禁止。

双通道、汽车CCFL控制器

DS3882

表3. 状态寄存器2 (SR2) [SRAM, E1h]

BIT	R/W	POWER-UP DEFAULT	NAME	FUNCTION
0	R	0	FAULT_RT	Fault Condition—Real Time. A real-time bit that indicates the current operating status of channel 2. 0 = Normal condition 1 = Fault condition
1	R	0	FAULT_L	Fault Condition—Latched. A latched bit that is set when the channel enters a fault condition. This bit is cleared when read regardless of the current state of fault.
2	R	0	STO_L	Lamp Strike Time Out—Latched. A latched bit that is set when the lamp fails to strike. This bit is cleared when read.
3	R	0	OV_L	Overvoltage—Latched. A latched bit that is set when a lamp overvoltage is present for at least 64 lamp cycles. This bit is cleared when read.
4	R	0	LOUT_L	Lamp Out—Latched. A latched bit that is set when a lamp out is detected. This bit is cleared when read.
5	R	0	LOC_L	Lamp Overcurrent—Latched. A latched bit that is set when a lamp overcurrent is detected. This bit is cleared when read.
6	R	0	RSVD	Reserved. Could be either 0 or 1 when read.
7	R	0	RSVD	Reserved. Could be either 0 or 1 when read.

注1: 对这个寄存器进行写操作不影响该位。

注2: 有关设置状态位的详细内容参见图8。

注3: 当出现下列情况时, 清除SR2位:

- V_{CC}跌落至低于UVLO门限。
- 超过SVML或SVMH门限。
- PDN引脚变为高电平。
- PDNE软件位被写为逻辑1。
- 通道被CH2D控制位禁止。

表4. 灯管电流亮度寄存器(BLC) [SRAM, E3h]

BIT	R/W	FACTORY DEFAULT	NAME	FUNCTION
0	R/W	0	LC0	These five control bits determine the target value for the lamp current. 11111b is 35% of the nominal level and 00000b is 100% of the nominal level. These control bits are used for fine adjustment of the lamp brightness.
1	R/W	0	LC1	
2	R/W	0	LC2	
3	R/W	0	LC3	
4	R/W	0	LC4	
5	R/W	0	CH1D	Channel 1 Disable 0 = Channel 1 enabled 1 = Channel 1 disabled
6	R/W	0	CH2D	Channel 2 Disable. Useful for dimming in two lamp applications. 0 = Channel 2 enabled 1 = Channel 2 disabled
7	R/W	0	SEEB	SRAM-Shadowed EEPROM Write Control 0 = Enables writes to EEPROM 1 = Disables writes to EEPROM

双通道、汽车CCFL控制器

DS3882

表5a. 软启动寄存器(SSPx) [映射EEPROM, F0h、F1h、F2h、F3h]

SSP#	ADDR	FACTORY DEFAULT	MSB				LSB			
			7	6	5	4	3	2	1	0
SSP1	F0h	21h	LST1	Lamp Cycles 3 and 4			LST0	Lamp Cycles 1 and 2		
SSP2	F1h	43h	RSVD	Lamp Cycles 7 and 8			RSVD	Lamp Cycles 5 and 6		
SSP3	F2h	65h	RSVD	Lamp Cycles 11 and 12			RSVD	Lamp Cycles 9 and 10		
SSP4	F3h	77h	RSVD	Lamp Cycles 15 and 16			RSVD	Lamp Cycles 13 and 14		

表5b. 用于软启动设置的MOSFET占空比(MDC)代码

BIT	R/W	NAME	FUNCTION			
0	R/W	MDC0	MDC0/1/2: These bits determine a MOSFET duty cycle that will repeat twice in the 16 lamp cycle soft-start.			
1	R/W	MDC1				
2	R/W	MDC2	MDC CODE		MOSFET DUTY CYCLE	
			0h	Fixed at 0%	4h	Fixed at 13%
			1h	Fixed at 3%	5h	Fixed at 16%
			2h	Fixed at 6%	6h	Fixed at 19%
3	R/W	LST0 / RSVD	3h	Fixed at 9%	7h	Most Recent Value
4	R/W	MDC0	LST0/1: These bits select strike and lamp-out timeout. LST0 and LST1 control fault behavior for all lamps.			
5	R/W	MDC1	LST1	LST0	STRIKE AND LAMP-OUT TIMEOUT (LAMP FREQUENCY CYCLES)	EXAMPLE TIMEOUT IF LAMP FREQUENCY IS 50kHz
6	R/W	MDC2	0	0	32,768	0.66 Seconds
			0	1	65,536	1.31 Seconds
			1	0	98,304	1.97 Seconds
7	R/W	LST1 / RSVD	1	1	Reserved	—

双通道、汽车CCFL控制器

DS3882

表6. 控制寄存器1 (CR1) [映射EEPROM, F4h]

BIT	R/W	FACTORY DEFAULT	NAME	FUNCTION
0	R/W	0	LOCE	Lamp Overcurrent Enable 0 = Lamp overcurrent detection disabled. 1 = Lamp overcurrent detection enabled.
1	R/W	0	POSCS	POSC Select. See POSCR0 and POSCR1 control bits in Control Register 2 to select the oscillator range. 0 = POSC input is connected with a resistor to ground to set the frequency of the internal PWM oscillator. 1 = POSC input is a 22.5Hz to 440Hz clock.
2	R/W	0	LFSS	Lamp Frequency Source Select 0 = Lamp frequency generated internally and sourced from the LSYNC output. 1 = Lamp frequency generated externally and supplied to the LSYNC input.
3	R/W	0	DPSS	DPWM Signal Source Select 0 = DPWM signal generated internally and sourced from the PSYNC output. 1 = DPWM signal generated externally and supplied to the PSYNC input.
4	R/W	0	RGSO	Ramp Generator Source Option 0 = Source DPWM at the PSYNC output. 1 = Source internal ramp generator at the PSYNC output.
5	R/W	0	ARD	Autoretry Disable 0 = Autoretry function enabled. 1 = Autoretry function disabled.
6	R/W	0	FRS	Fault Response Select 0 = Disable only the malfunctioning channel. 1 = Disable both channels upon fault detection on any channel.
7	R/W	0	DPD	DPWM Disable 0 = DPWM function enabled. 1 = DPWM function disabled.

双通道、汽车CCFL控制器

DS3882

表7. 控制寄存器2 (CR2) [映射EEPROM, F5h]

BIT	R/W	DEFAULT	NAME	FUNCTION																				
0	R/W	0	UMWP	User Memory Write Protect 0 = Write access blocked. 1 = Write access permitted.																				
1	R/W	0	POSCR0	<p>DPWM Oscillator Range Select. When using an external source for the dimming clock, these bits must be set to match the external oscillator's frequency. When using a resistor to set the dimming frequency, these bits plus the external resistor control the frequency.</p> <table border="1"> <thead> <tr> <th>POSCR1</th> <th>POSCR0</th> <th>DIMMING CLOCK (DPWM) FREQUENCY RANGE (Hz)</th> <th>k (k • kHz)</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>22.5 to 55.0</td> <td>1</td> </tr> <tr> <td>0</td> <td>1</td> <td>45 to 110</td> <td>2</td> </tr> <tr> <td>1</td> <td>0</td> <td>90 to 220</td> <td>4</td> </tr> <tr> <td>1</td> <td>1</td> <td>180 to 440</td> <td>8</td> </tr> </tbody> </table>	POSCR1	POSCR0	DIMMING CLOCK (DPWM) FREQUENCY RANGE (Hz)	k (k • kHz)	0	0	22.5 to 55.0	1	0	1	45 to 110	2	1	0	90 to 220	4	1	1	180 to 440	8
POSCR1	POSCR0	DIMMING CLOCK (DPWM) FREQUENCY RANGE (Hz)	k (k • kHz)																					
0	0	22.5 to 55.0	1																					
0	1	45 to 110	2																					
1	0	90 to 220	4																					
1	1	180 to 440	8																					
2	R/W	0	POSCR1																					
3	R/W	1	LSR0	<p>Lamp Sample Rate Select. Determines the feedback sample rate of the LCM inputs.</p> <table border="1"> <thead> <tr> <th>LSR1</th> <th>LSR0</th> <th>SELECTED LAMP SAMPLE RATE</th> <th>EXAMPLE SAMPLE RATE IF LAMP FREQUENCY IS 50kHz</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>4 Lamp Frequency Cycles</td> <td>12,500Hz</td> </tr> <tr> <td>0</td> <td>1</td> <td>8 Lamp Frequency Cycles</td> <td>6,250Hz</td> </tr> <tr> <td>1</td> <td>0</td> <td>16 Lamp Frequency Cycles</td> <td>3,125Hz</td> </tr> <tr> <td>1</td> <td>1</td> <td>32 Lamp Frequency Cycles</td> <td>1,563Hz</td> </tr> </tbody> </table>	LSR1	LSR0	SELECTED LAMP SAMPLE RATE	EXAMPLE SAMPLE RATE IF LAMP FREQUENCY IS 50kHz	0	0	4 Lamp Frequency Cycles	12,500Hz	0	1	8 Lamp Frequency Cycles	6,250Hz	1	0	16 Lamp Frequency Cycles	3,125Hz	1	1	32 Lamp Frequency Cycles	1,563Hz
LSR1	LSR0	SELECTED LAMP SAMPLE RATE	EXAMPLE SAMPLE RATE IF LAMP FREQUENCY IS 50kHz																					
0	0	4 Lamp Frequency Cycles	12,500Hz																					
0	1	8 Lamp Frequency Cycles	6,250Hz																					
1	0	16 Lamp Frequency Cycles	3,125Hz																					
1	1	32 Lamp Frequency Cycles	1,563Hz																					
4	R/W	0	LSR1																					
5	—	0	RSVD	Reserved. This bit should be set to zero.																				
6	—	0	RSVD	Reserved. This bit should be set to zero.																				
7	R/W	0	PDNE	Power-Down. Logically ORed with the PDN pin. Setting this bit high resets the controller, clears the fault logic, and places the part in power-down mode. 0 = Normal. All circuitry is off, except I ² C interface.																				

双通道、汽车CCFL控制器

DS3882

表8. EMI控制寄存器(EMIC) [映射EEPROM, F6h]

BIT	R/W	FACTORY DEFAULT	NAME	FUNCTION				
0	R/W	0	SS0	LAMP OSCILLATOR SPREAD-SPECTRUM MODULATION SELECT				
				SS1	SS0	SELECTED LAMP FREQUENCY SPREAD		
				0	0	Spread-Spectrum Disabled		
1	R/W	0	SS1	0	1	±1.5%		
				1	0	±3.0%		
				1	1	±6.0%		
2	R/W	0	SSM	Lamp Oscillator Spread-Spectrum Modulation Select 0 = Triangular modulation. 1 = Pseudorandom modulation.				
3	—	—	RSVD	Reserved. This bit should be set to zero.				
4	R/W	0	STEPE	Lamp Frequency Step Enable. Logically ORed with the Step Invoked. 0 = Lamp operates at nominal frequency. 1 = Frequency step invoked.				
5	R/W	0	FS0	LAMP OSCILLATOR FREQUENCY STEP SELECT			SELECTED LAMP FREQUENCY STEP (SS0 = 0 AND SS1 = 0)	SPREAD-SPECTRUM MODULATION RATE (SS0 AND/OR SS1 = 1)
				FS2	FS1	FS0		
6	R/W	0	FS1	0	0	0	Step Up 1%	Lamp Frequency x4
				0	0	1	Step Up 2%	Lamp Frequency x2
				0	1	0	Step Up 3%	Lamp Frequency x1
				0	1	1	Step Up 4%	Lamp Frequency x1/2
				1	0	0	Step Down 1%	Lamp Frequency x1/4
7	R/W	0	FS2	1	0	1	Step Down 2%	Lamp Frequency x1/8
				1	1	0	Step Down 3%	Lamp Frequency x1/16
				1	1	1	Step Down 4%	Lamp Frequency x1/32

双通道、汽车CCFL控制器

DS3882

表9. 灯管电流过驱动控制寄存器(LCOC) [映射EEPROM, F7h]

BIT	R/W	FACTORY DEFAULT	NAME	FUNCTION					
				LAMP CURRENT OVERDRIVE SELECT					
0	R/W	0	LCO0	LCO2	LCO1	LCO0	SELECTED LAMP CURRENT OVERDRIVE		
				0	0	0	Nominal Current + 12.50%		
				0	0	1	Nominal Current + 25.00%		
1	R/W	0	LCO1	0	1	0	Nominal Current + 37.50%		
				0	1	1	Nominal Current + 50.00%		
				1	0	0	Nominal Current + 62.50%		
2	R/W	0	LCO2	1	0	1	Nominal Current + 75.00%		
				1	1	0	Nominal Current + 87.50%		
				1	1	1	Nominal Current + 100.00%		
3	R/W	0	LCOE	Lamp Current Overdrive Enable. Logically ORed with the LCO pin. 0 = Lamp operated with nominal current setting. 1 = Lamp overdrive invoked.					
				AUTOMATIC LAMP CURRENT OVERDRIVE TIMEOUT SELECT					
4	R/W	0	TO0	TO3	TO2	TO1	TO0	SELECTED TIMEOUT IN LAMP FREQUENCY CYCLES	EXAMPLE TIMEOUT IF LAMP FREQUENCY IS 50kHz
				0	0	0	0	Disabled	—
5	R/W	0	TO1	0	0	0	1	1×2^{22}	1.4 min
				0	0	1	0	2×2^{22}	2.8 min
				0	0	1	1	3×2^{22}	4.2 min
				0	1	0	0	4×2^{22}	5.6 min
				0	1	0	1	5×2^{22}	7.0 min
6	R/W	0	TO2	0	1	1	0	6×2^{22}	8.4 min
				0	1	1	1	7×2^{22}	9.8 min
				1	0	0	0	8×2^{22}	11.2 min
				1	0	0	1	9×2^{22}	12.6 min
				1	0	1	0	10×2^{22}	14.0 min
7	R/W	0	TO3	1	0	1	1	11×2^{22}	15.4 min
				1	1	0	0	12×2^{22}	16.8 min
				1	1	0	1	13×2^{22}	18.2 min
				1	1	1	0	14×2^{22}	19.6 min
				1	1	1	1	15×2^{22}	21.0 min

双通道、汽车CCFL控制器

I²C定义

一般使用下列术语描述I²C数据传输:

主机设备: 主机设备用于控制总线上的从机设备。主机设备产生SCL时钟脉冲、开始条件及停止条件。

从机设备: 从机设备在主机的要求下发送、接收数据。

总线空闲或非忙状态: 介于停止条件和开始条件之间,此时SDA和SCL均为无效和逻辑高状态。

开始条件: 由主机产生的开始条件,启动一次与从机之间新的数据传输。SCL为高电平时,SDA由高到低的跳变将产生一个开始条件。正确时序请参考时序图。

停止条件: 由主机产生停止条件,以结束与从机之间的数据传输。SCL为高电平时,SDA由低到高的跳变将产生一个停止条件。正确时序请参考时序图。

重复开始条件: 主机可以在一次数据传输结束时使用重复开始条件,表示在当前操作结束后立即启动一次新的数据传输。重复开始条件通常用于读操作期间识别一个特定的存储器地址,开始一次数据传输。重复开始条件的发送与标准开始条件相同。正确时序请参考时序图。

写位: SDA的跳变必须发生在SCL为低电平期间。在SCL为高脉冲期间以及建立时间和保持时间要求的范围内(见图9),SDA数据必须保持稳定有效。数据在SCL的上升沿移入器件。

读位: 写操作结束时,主机必须释放SDA总线,在下一个SCL上升沿到来之前(读位时)保持一定的建立时间(见图9)。器件在SCL脉冲的下降沿移出SDA数据的每一位,且数据位在当前SCL脉冲的上升沿保持有效。需要注意的是:主机产生所有的SCL时钟脉冲,包括从从机读取数据时。

应答(ACK和NACK): 应答(ACK)或非应答(NACK)始终为字节传输过程中发送的第9位。接收数据的设备(读操作中的主机或写操作中的从机)通过在第9位发送“0”执行ACK操作,器件通过在第9位发送“1”执行NACK操作。ACK和NACK的操作时序(图9)与其它写位的时序相同。ACK是设备正常接收数据的应答信号。NACK用于终止一次读序列,或表示器件没有接收数据。

写字节: 写字节操作包括从主机传输到从机的8位信息(最高位在前面)和由从机发送到主机的1位应答。主机按照“写位”定义发送8位数据,按照“读位”定义读取应答信息。

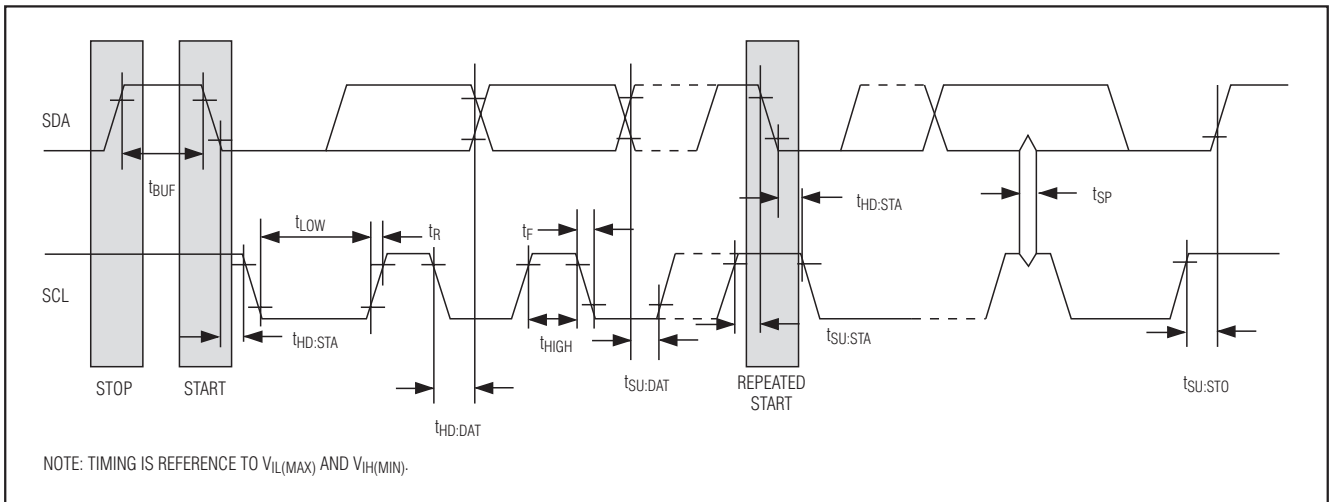


图9. I²C时序图

双通道、汽车CCFL控制器

读字节：读字节操作包括由从机传输到主机的8位信息和1位由主机传送到从机的ACK或NACK。主机按照“读位”定义读取由从机传输到主机的8位(最高位在前)信息，然后主机按照“写位”定义发送ACK，以接收其它的数据字节。为终止通信，主机读取最后一个字节后必须发送NACK，以便从机将SDA的控制权返回到主机。

从机地址字节：I²C总线上的每个从机均响应在开始条件后立即发送的从机寻址字节。从机寻址字节(图10)包括7位高有效位的从机地址和最低有效位的R/ \bar{W} 位。DS3882的从机地址为10100A₁A₀0(二进制)，其中，A₀和A₁为地址引脚(A0和A1)的值。地址引脚允许器件应答四种可能的从机地址。通过写入正确的从机地址，并设置R/ \bar{W} = 0，主机向从机写入数据。如果R/ \bar{W} = 1，主机将从从机读取数据。如果写入了错误的地址，DS3882则假设主机与另一个I²C设备通信，在发送下一个开始条件之前不参与数据通信。

存储器地址：执行I²C写操作期间，为确定从机存储数据的存储器位置，主机必须发送一个存储器地址。写操作期间，存储器地址始终为从机地址字节之后发送的第二个字节。

I²C通信

向从机写入一个数据字节：主机必须产生一个开始条件、写从机地址字节(R/ \bar{W} = 0)、写存储器地址、写数据字节，并产生停止条件。值得注意的是：在所有写字节操作期间，主机必须读取从机的应答信息。详细信息请参考图11。

应答轮询：任何情况下向EEPROM写入数据时，DS3882都要求在停止条件之后提供一定的EEPROM写时间(t_W)，以便将内容写入到EEPROM中。在执行EEPROM写操作期间，DS3882将不应答其从机地址，因为它正处于忙状态。用户可以利用这一特点重复寻址DS3882，以便在DS3882准备就绪接收数据时立即写入下一个字节的数据。替代应答轮询的另一种方式是：在试图向DS3882写入新的数据之前等待一个 t_W 的最大周期。

EEPROM写次数：DS3882的EEPROM能够允许的写次数可以在*Nonvolatile Memory Characteristics*表中查找到，该指标定义在最差写温度条件下。室温下，DS3882所允许的写次数要远远高于该项指标。

从从机读取数据：为了从从机读取单字节，主机必须产生一个开始条件、写从机地址字节(R/ \bar{W} = 0)、写存储器地址、产生一个重复开始条件、写从机地址字节(R/ \bar{W} = 1)、读取数据字节并用NACK指示传输结束，最后产生停止条件。更多信息请参考图11。

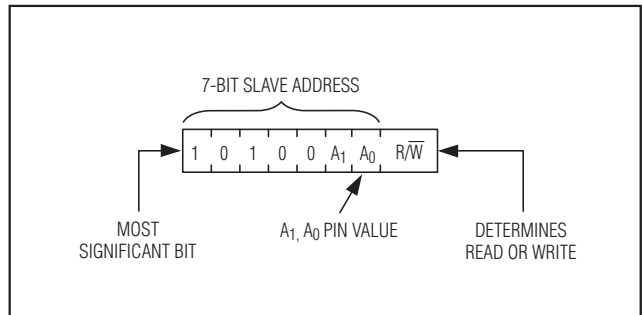


图10. DS3882的从地址字节

双通道、汽车CCFL控制器

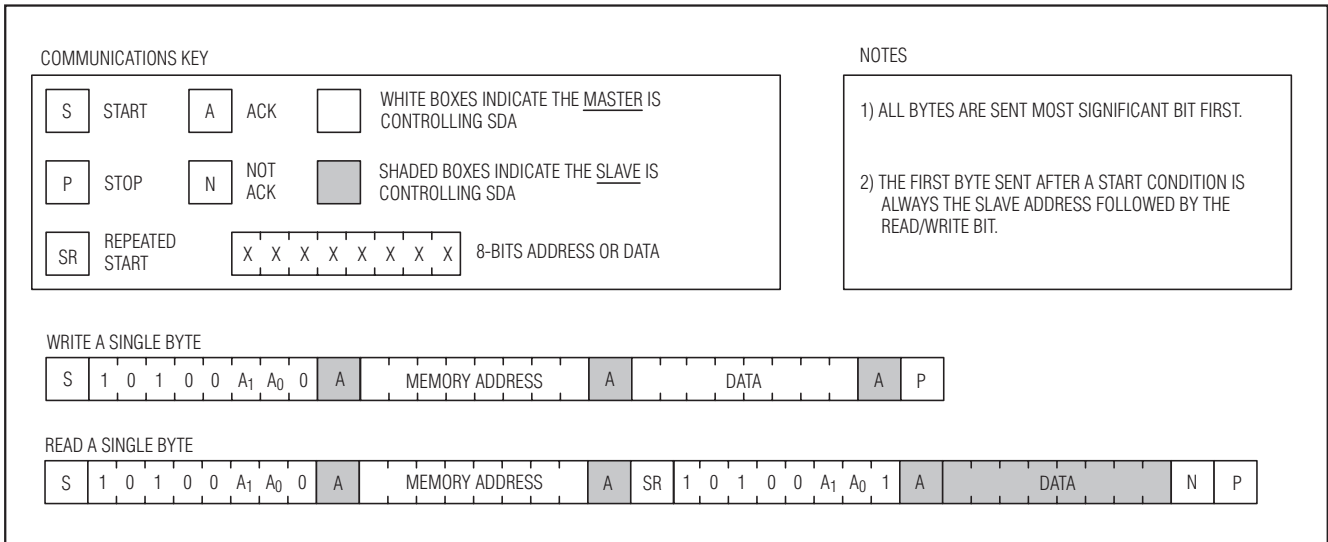


图11. I²C通信范例

应用信息

多片DS3882挂接在同一I²C总线时的寻址

每个DS3882可以应答4种可能的从地址，具体取决于地址输入(A0和A1)的状态。有关器件寻址的更多信息，请参考I²C通信部分。

设置灯管电流的RMS

典型工作电路中的电阻器R7和R8用于设置灯管电流。设置R7 = R8 = 140Ω时，对应灯管电流为5mA_{RMS}，并且电流波形近似为正弦波。给定灯管电流正弦波幅度时，可用以下公式确定电阻值：

$$R_{7/8} = \frac{1}{I_{LAMP(RMS)} \times \sqrt{2}}$$

元件选择

外部元件的选择直接影响了系统的整体性能和成本。两个最重要的外部元件是：变压器和n沟道MOSFET。

变压器应该能够工作在DS3882的40kHz至80kHz频率范围，匝数比的选择应保证稳态下MOSFET驱动的占空比在28%至35%范围内。变压器必须能够承受灯管启辉时的高开路电压。另外，还要考虑其初级/次级的电阻、电感特性，因为它们对系统的效率和瞬态响应有较大影响。在12V逆变器、438mm x 2.2mm灯管设计中采用了表10提供的变压器规格。

n沟道MOSFET必须具备足够低的导通电压，以配合逻辑电平信号工作；低导通电阻有利于提高效率、限制n沟道MOSFET的功耗。另外，还要有足够高的击穿电压，以应对瞬变状态。击穿电压至少为逆变器供电电压的3倍。此外，总栅极电荷必须低于Recommended Operating Conditions表格中规定的Q_G。目前市场上许多8引脚SO封装的双通道n沟道MOSFET都可以满足上述要求。

表11列出了用于典型工作电路的外部电阻和电容器。

双通道、汽车CCFL控制器

DS3882

表 10. 变压器规格(用于典型工作电路)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Turns Ratio (Secondary/Primary)	(Notes 1, 2, 3)		40		
Frequency		40		80	kHz
Output Power				6	W
Output Current			5	8	mA
Primary DCR	Center tap to one end		200		m
Secondary DCR			500		
Primary Leakage			12		μH
Secondary Leakage			185		mH
Primary Inductance			70		μH
Secondary Inductance			500		mH
Secondary Output Voltage	100ms minimum	2000			V _{RMS}
	Continuous	1000			

注1: 变压器初级应双线绕制, 连接中心抽头。

注2: 匝数比是变压器次级线圈与初级线圈的比。

注3: 40:1是用于驱动438mm x 2.2mm灯管、12V供电设计中的标称匝数比。更多信息, 请参考应用笔记3375。

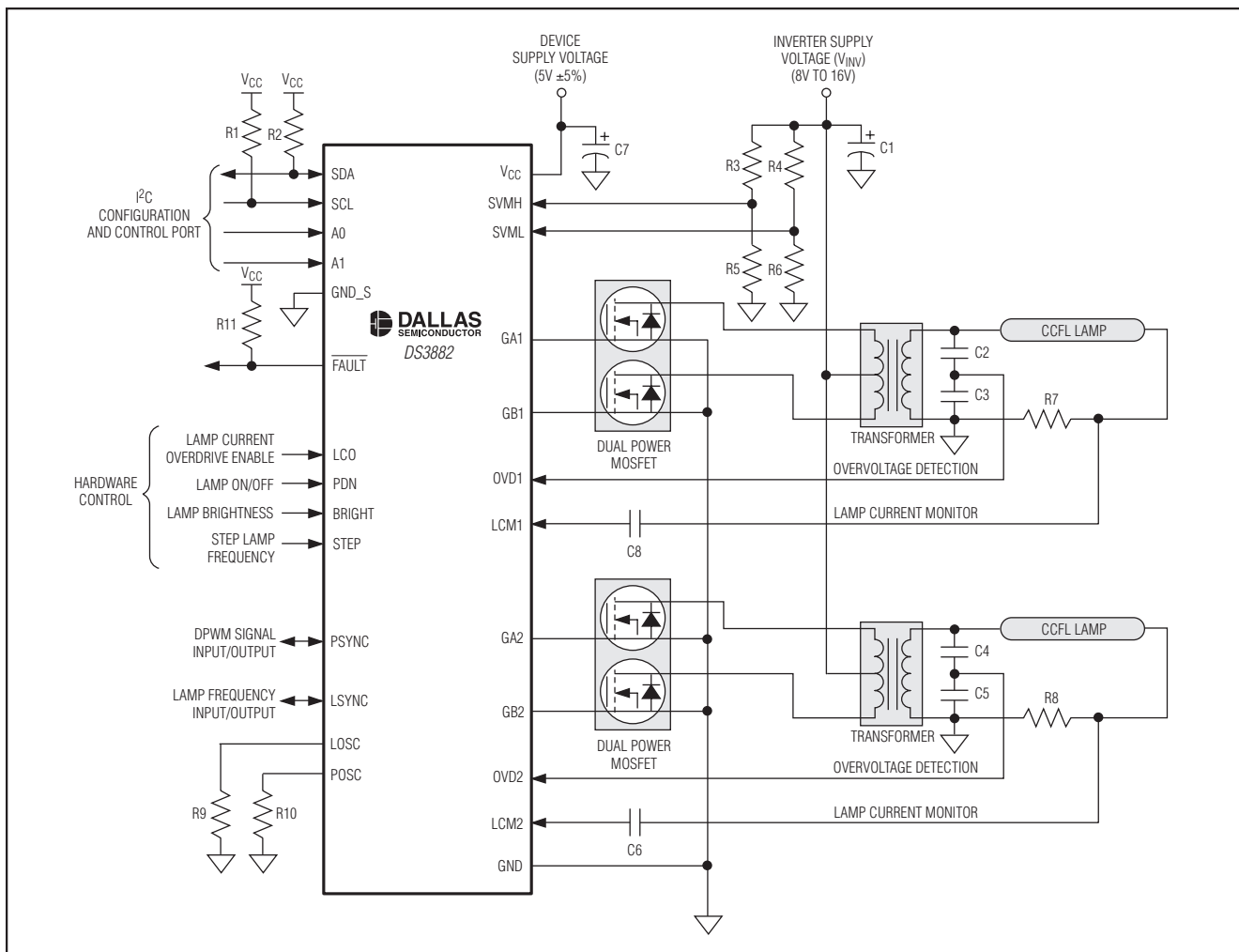
表 11. 电阻和电容选型指南

DESIGNATOR	QTY	VALUE	TOLERANCE (%) AT +25°C	TEMPERATURE COEFFICIENT	NOTES
R5, R6	1	10k	1	—	—
R3, R4	1	12.5k to 105k	1	—	See the <i>Setting the SVM Threshold Voltage</i> section.
R9	1	20k to 40k	1	153ppm/°C	2% or less total tolerance. See the <i>Lamp Frequency Configuration</i> section to determine value.
R10	1	18k to 45k	1	153ppm/°C	2% or less total tolerance. See the <i>Lamp Frequency Configuration</i> section to determine value.
R1	1	4.7k	5	Any grade	—
R2	1	4.7k	5	Any grade	—
R11	1	4.7k	5	Any grade	—
R7, R8	1/Chan	140	1	—	See the <i>Setting the RMS Lamp Current</i> section.
C6, C8	1/Chan	100nF	10	X7R	Capacitor value will also affect LCM bias voltage during power-up. A larger capacitor may cause a longer time for V _{DCB} to reach its normal operating level.
C2	1/Chan	10pF	5	±1000ppm/°C	2kV to 4kV breakdown voltage required.
C3	1/Chan	27nF	5	X7R	Capacitor value will also affect LCM bias voltage during power-up. A larger capacitor may cause a longer time for V _{DCB} to reach its normal operating level.
C1	1/Chan	33μF	20	Any grade	—
C7	2/DS3882	0.1μF	10	X7R	Place close to V _{CC} and GND on DS3882.

双通道、汽车CCFL控制器

DS3882

典型工作电路



电源去耦

为了达到最佳效果，建议最好在器件的电源引脚上接一个去耦电容器，其典型值为 $0.01\mu\text{F}$ 或 $0.1\mu\text{F}$ 。选用高质量的陶瓷、表面贴装电容，并尽可能靠近IC的 V_{CC} 和GND引脚安装，以降低引线电感。

封装信息

如需最近的封装外形信息和焊盘布局，请查询 china.maxim-ic.com/packages。请注意，封装编码中的“+”、“#”或“-”仅表示RoHS状态。封装图中可能包含不同的尾缀字符，但封装图只与封装有关，与RoHS状态无关。

芯片信息

SUBSTRATE CONNECTED TO GROUND

封装类型	封装编码	外形编号	焊盘布局编号
28 TSSOP (173 mils)	U28+2	21-0066	90-0171

双通道、汽车CCFL控制器

修订历史

DS3882

修订号	修订日期	说明	修改页
0	3/06	最初版本。	—
1	8/07	更新了表5b，把bit 7 LST[1:0]在1:1处的内容由131,072个灯管频率周期数改为reserved。	21
2	12/10	更新了 <i>Ordering Information</i> 表中的器件型号，在 <i>Absolute Maximum Ratings</i> 部分增加了单层电路板的连续功耗参数和焊接温度信息；增加了 <i>封装信息表</i> 。	1, 2, 30

Maxim北京办事处

北京 8328信箱 邮政编码 100083

免费电话：800 810 0310

电话：010-6211 5199

传真：010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 _____ **31**

© 2010 Maxim Integrated Products

Maxim是Maxim Integrated Products, Inc.的注册商标。

 是 Dallas Semiconductor Corporation 的注册商标。